

IMAGE READER

Patent number: JP2001094734
Publication date: 2001-04-06
Inventor: TAGUCHI KAZUE; ISHIZAKI YUSUKE
Applicant: RICOH KK
Classification:
- **International:** H04N1/19; H04N1/19; (IPC1-7): H04N1/19
- **European:**
Application number: JP19990268265 19990922
Priority number(s): JP19990268265 19990922

Report a data error here

Abstract of JP2001094734

PROBLEM TO BE SOLVED: To reduce the cost required for EMI countermeasures by allowing an image reader to employ a spread spectrum clock for the EMI countermeasures. **SOLUTION:** Since the spread spectrum clock generates a periodic noise in an analog system (CCD, ADC), a timing circuit 112 of the image reader is divided into an analog system clock generating circuit AT and a digital system clock generating circuit DT, the analog system clock generating circuit AT uses a reference clock from a reference clock generator 136 and the digital system clock generating circuit DT uses the spread spectrum clock from an SSG 137.

Data supplied from the *esp@cenet* database - Worldwide

(43)公開日 平成13年4月6日(2001.4.6)

テーマコード* (参考)

103Z 5C072

審査請求 未請求 請求項の数15 OL (全 27 頁)

弁理士 根本 恵司

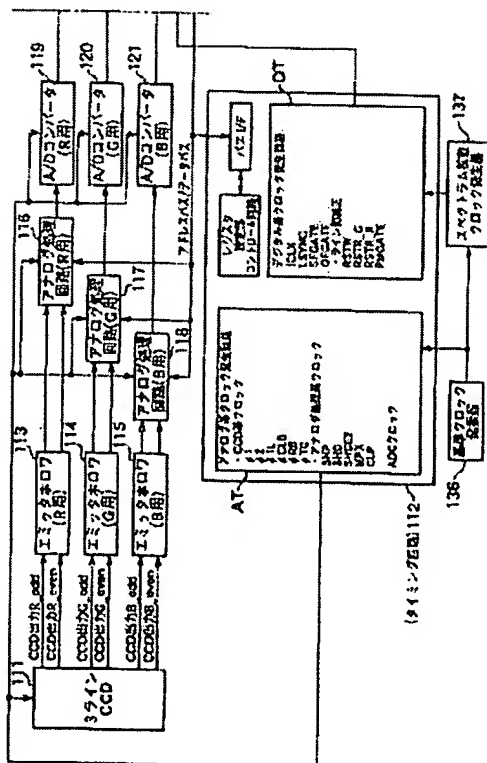
最終頁に続く

(54) 【発明の名称】 画像読取装置

(57) 【要約】

【課題】 画像読取装置において、EMI対策としてスペクトラム拡散クロックを使用できるようにして、EMI対策にかかるコストを低減する。

【解決手段】 スペクトラム拡散クロックはアナログ系（ＣＣＤ、ＡＤＣ）に周期的なノイズを発生させるため、画像読取装置のタイミング回路１１２をアナログ系クロック発生回路ＡＴとデジタル系クロック発生回路ＤＴに分け、アナログ系発生回路ＡＴでは基準クロック発信器１３６からの基準クロックを用い、かつ、デジタル系クロック発生回路ＤＴではＳＳＧ１３７からのスペクトラム拡散クロックを用いる。



【特許請求の範囲】

【請求項1】 原稿画像を照明し、その光像を光電変換手段へ導く光学系と、光電変換手段からのアナログ信号をデジタル信号へ変換するA/D変換手段と、少なくとも、前記、光電変換手段、A/D変換手段の各動作クロックを発生するアナログ信号処理系タイミング信号発生手段と、A/D変換手段以降の画像処理手段へのデジタル信号処理系タイミング発生手段と、前記タイミング信号発生手段へ入力する基準クロック発生手段と、前記タイミング信号発生手段と前記基準クロック発生手段との間に挿入したスペクトラム拡散クロック発生手段とを有する画像読取装置において、アナログ信号処理系タイミング信号発生手段へ入力するクロックは基準クロック発生手段からの基準クロックを使用し、デジタル信号処理系タイミング発生手段へ入力するクロックはスペクトラム拡散クロック発生手段からの拡散クロックを使用することを特徴とする画像読取装置。

【請求項2】 原稿画像を照明し、その光像を光電変換手段へ導く光学系と、光電変換手段からのアナログ信号のアナログ処理手段と、このアナログ処理手段で処理されたアナログ信号をデジタル信号へ変換するA/D変換手段と、少なくとも、前記、光電変換手段、アナログ処理手段、A/D変換手段の各動作クロックを発生するアナログ信号処理系タイミング信号発生手段と、A/D変換手段以降の画像処理手段へのデジタル信号処理系タイミング発生手段と、前記タイミング信号発生手段へ入力する基準クロック発生手段を有し、前記タイミング信号発生手段と前記基準クロック発生手段との間に挿入されたスペクトラム拡散クロック発生手段とを有する画像読取装置において、アナログ信号処理系タイミング信号発生手段へ入力するクロックは基準クロック発生手段からの基準クロックを使用し、デジタル信号処理系タイミング発生手段へ入力するクロックはスペクトラム拡散クロック発生手段からの拡散クロックを使用することを特徴とする画像読取装置。

【請求項3】 原稿画像を照明し、その光像を光電変換手段へ導く光学系と、光電変換手段からのアナログ信号をデジタル信号へ変換するA/D変換手段と、少なくとも、前記、光電変換手段、A/D変換手段の各動作クロックを発生するアナログ信号処理系タイミング信号発生手段と、A/D変換手段以降の画像処理手段へのデジタル信号処理系タイミング発生手段と、これらのタイミング信号発生手段へ入力する基準クロック発生手段と、前記タイミング信号発生手段と前記基準クロック発生手段との間に挿入されたスペクトラム拡散クロック発生手段と、を有する画像読取装置において、アナログ信号処理系タイミング信号発生手段へ入力するクロックを切り換える切換手段を備え、該切換手段によ

り、基準クロック発生手段からのクロックとスペクトラム拡散クロック発生手段からのクロックとを切り換えることを特徴とする画像読取装置。

【請求項4】 原稿画像を照明し、その光像を光電変換手段へ導く光学系と、光電変換手段からのアナログ信号のアナログ処理手段と、このアナログ処理手段で処理されたアナログ信号をデジタル信号へ変換するA/D変換手段と、少なくとも、前記、光電変換手段、アナログ処理手段、A/D変換手段の各動作クロックを発生するアナログ信号処理系タイミング信号発生手段と、A/D変換手段以降のデジタル信号処理系タイミング発生手段と、前記タイミング信号発生手段へ入力する基準クロック発生手段と、前記タイミング信号発生手段と前記基準クロック発生手段との間に挿入されたスペクトラム拡散クロック発生手段と、を有する画像読取装置において、アナログ信号処理系タイミング信号発生手段へ入力するクロックを切り換える切換手段を備え、該切換手段により、基準クロック発生手段からのクロックとスペクトラム拡散クロック発生手段からのクロックとを切り換えることを特徴とする画像読取装置。

【請求項5】 請求項1乃至4のいずれかに記載の画像読取装置において、A/D変換手段以降に非同期リード・ライト可能なメモリを有していることを特徴とする画像読取装置。

【請求項6】 請求項5に記載の画像読取装置において、非同期リード・ライト可能なメモリは主走査2ライン分以上の画像データ容量を有していることを特徴とする画像読取装置。

【請求項7】 請求項5または6に記載の画像読取装置において、光電変換手段に3ラインCCD、及び3ラインCCDのライン間を補正するライン間補正メモリがを備え、該ライン間補正メモリが前記非同期リード・ライト可能なメモリと共用のものであることを特徴とする画像読取装置。

【請求項8】 請求項3乃至7のいずれかに記載の画像読取装置において、アナログ信号処理系タイミング信号発生手段へ入力するクロックをクロック切換手段によって、画像読み取り時には基準クロック発生に、それ以外の時はスペクトラム拡散クロック発生に切り替えることを特徴とする画像読取装置。

【請求項9】 請求項8に記載された画像読取装置において、読み取った画像を取り込むための少なくとも読取領域分の画像データメモリを備え、画像読み取り時は基準クロック発生に、それ以外の時はスペクトラム拡散クロック発生に切り換えることを特徴とする画像読取装置。

【請求項10】 請求項3乃至7のいずれかに記載の画像読取装置において、アナログ処理初期設定手段のための読取り時には基準クロック発生に、それ以外の時はスペクトラム拡散クロック発生に切り替えることを特徴と

10

20

30

40

50

する画像読取装置。

【請求項11】 請求項3乃至7のいずれかに記載の画像読取装置において、シェーディング補正手段のためのシェーディングデータ取り込み時には基準クロック発生に、それ以外の時はスペクトラム拡散クロック発生に切り替えることを特徴とする画像読取装置。

【請求項12】 請求項8または9に記載された画像読取装置において、ディスプレイエディター読み取り時は、画像読み取り時でも、スペクトラム拡散クロック発生手段をスペクトラム拡散クロック発生のままにすること

10

を特徴とする画像読取装置。

【請求項13】 原稿画像を照明し、その光像を光電変換手段へ導く光学系と、光電変換手段からのアナログ信号をデジタル信号へ変換するA/D変換手段と、少なくとも、前記、光電変換手段、A/D変換手段の各動作クロックを発生するタイミング信号発生手段と、このタイミング信号発生手段へ入力する基準クロック発生手段と、前記タイミング信号発生手段と前記基準クロック発生手段との間に挿入されたスペクトラム拡散クロック発生手段と、スペクトラム拡散クロック発生と基準クロック発生との切替え手段を有している画像読取装置において、

20

画像読み取り時に、プレスキャンを行い、画像データの濃度を検出し、本スキャン時には前記濃度に応じて、スペクトラム拡散クロック発生手段を基準クロック発生とスペクトラム拡散クロック発生の切替えをすることを特徴とする画像読取装置。

【請求項14】 原稿画像を照明し、その光像を光電変換手段へ導く光学系と、光電変換手段からのアナログ信号をデジタル信号へ変換するA/D変換手段と、少なくとも、前記、光電変換手段、A/D変換手段の各動作クロックを発生するタイミング信号発生手段と、このタイミング信号発生手段へ入力する基準クロック発生手段と、前記タイミング信号発生手段と前記基準クロック発生手段との間に挿入されたスペクトラム拡散クロック発生手段と、スペクトラム拡散クロック発生と基準クロック発生との切替え手段を有している画像読取装置において、

30

画像読み取り時の画像データの濃度によって、基準クロック発生とスペクトラム拡散クロック発生に切り替えることを特徴とする画像読取装置。

40

【請求項15】 請求項1乃至14のいずれかに記載された画像読取装置を備えた画像形成装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、スキャナ、デジタル複写機、デジタルカラー複写機、ファクシミリ、カラーファクシミリ等に適用可能な画像読取装置、及び該画像読取装置を備えた画像形成装置、とくにそのEMI対策に関連する技術に関するものである。

50

【0002】

【従来の技術】近年はカラー化、高画質化など画像処理に要求されることが増え画像処理の回路規模も大きくなってきており、これに伴いこの部分の放射電磁波のレベルも大きくなっている。とくに読取装置では光電変換手段であるCCDを駆動するのに転送クロック×2、リセットクロック、クランプクロック、最終段クロック等多数のクロックを使用しており、そのため、駆動クロックの基本周波数成分が発生する。また、CCDの基板は光学系の構成上レンズ面に対して平行に取り付けられるため、クロック発生用のタイミング信号発生回路とは別基板になっていることが多い。この場合、ハーネス接続となり、この部分からの放射も避けられない。そこで、高調波成分を下げて、EMI規格に適合させるためにスペクトラム拡散発生器を用いる技術があり、例えば、特開平9-98152号公報には、クロック信号を周波数変調するスペクトラム拡散技術を使用することで、高調波のピークの周波数分布を広げてピークを下げ、クロックによる高調波成分を下げて電磁妨害(EMI)の低減を図る拡散スペクトラム・クロック生成装置の発明が記載されている。また、この拡散スペクトラム発生器を読取装置に用いる技術もある。

【0003】

【発明が解決しようとする課題】しかしながら、拡散スペクトラム発生器を用いた場合、CCDやアナログ処理の駆動クロックにスペクトラム拡散クロックにより変調をかけると、サンプリングする信号の波形形状により読み取った画像に周期的なノイズが発生することがある。したがって、本発明は全体としては前記従来の問題を解消することを目的とするものである。また、その他の目的は、各請求項についてその実施形態とともに後述する。

【0004】

【課題を解決するための手段】請求項1、2の発明は、画像読取装置のアナログ系(CCD、ADC)にスペクトラム拡散クロックを使用すると画像に周期的なノイズが発生する場合があるが、ADC(A/Dコンバータ)以降のデジタル系(シェーディング補正回路、各画像処理回路)に対しては問題なく使用できるため、タイミング回路をアナログ系クロック発生回路とデジタル系クロック発生回路に分けることでアナログ系クロック発生回路には基準クロックで動作させて画像データに周期ノイズが発生するのを防ぎ、デジタル系クロック発生回路にはスペクトラム拡散クロックを使用してEMIの低減を図ったものである。具体的には、請求項1の発明は、原稿画像を照明し、その光像を光電変換手段へ導く光学系と、光電変換手段からのアナログ信号をデジタル信号へ変換するA/D変換手段と、少なくとも、前記、光電変換手段、A/D変換手段の各動作クロックを発生するアナログ信号処理系タイミング信号発生手段と、A/D変

換手段以降の画像処理手段へのデジタル信号処理系タイミング発生手段と、前記タイミング信号発生手段へ入力する基準クロック発生手段と、前記タイミング信号発生手段と前記基準クロック発生手段との間に挿入したスペクトラム拡散クロック発生手段とを有する画像読取装置において、アナログ信号処理系タイミング信号発生手段へ入力するクロックは基準クロック発生手段からの基準クロックを使用し、デジタル信号処理系タイミング発生手段へ入力するクロックはスペクトラム拡散クロック発生手段からの拡散クロックを使用することを特徴とする画像読取装置である。

【0005】請求項2の発明は、原稿画像を照明し、その光像を光電変換手段へ導く光学系と、光電変換手段からのアナログ信号のアナログ処理手段と、このアナログ処理手段で処理されたアナログ信号をデジタル信号へ変換するA/D変換手段と、少なくとも、前記、光電変換手段、アナログ処理手段、A/D変換手段の各動作クロックを発生するアナログ信号処理系タイミング信号発生手段と、A/D変換手段以降の画像処理手段へのデジタル信号処理系タイミング発生手段と、前記タイミング信号発生手段へ入力する基準クロック発生手段と、前記タイミング信号発生手段と前記基準クロック発生手段との間に挿入されたスペクトラム拡散クロック発生手段とを有する画像読取装置において、アナログ信号処理系タイミング信号発生手段へ入力するクロックは基準クロック発生手段からの基準クロックを使用し、デジタル信号処理系タイミング発生手段へ入力するクロックはスペクトラム拡散クロック発生手段からの拡散クロックを使用することを特徴とする画像読取装置である。

【0006】請求項3、4の発明は、画像読取装置のアナログ系(CCD、ADC)にスペクトラム拡散クロックを使用すると画像に周期的なノイズが発生する場合があるが、これは読み取り時のクロックに拡散クロックを使用したためであり、待機時や画像メモリからの出力時は拡散クロックを使用しても問題ないことに着目して、クロック切換手段で基準クロックが必要などとき以外は拡散クロックを人力してEMIの低減を図ったものである。具体的には、請求項3の発明は、原稿画像を照明し、その光像を光電変換手段へ導く光学系と、光電変換手段からのアナログ信号をデジタル信号へ変換するA/D変換手段と、少なくとも、前記、光電変換手段、A/D変換手段の各動作クロックを発生するアナログ信号処理系タイミング信号発生手段と、A/D変換手段以降の画像処理手段へのデジタル信号処理系タイミング発生手段と、これらのタイミング信号発生手段へ入力する基準クロック発生手段と、前記タイミング信号発生手段と前記基準クロック発生手段との間に挿入されたスペクトラム拡散クロック発生手段と、を有する画像読取装置において、アナログ信号処理系タイミング信号発生手段へ入力するクロックを切り換える切換手段を備え、該切換手

段により、基準クロック発生手段からのクロックとスペクトラム拡散クロック発生手段からのクロックとを切り換えることを特徴とする画像読取装置である。

【0007】請求項4の発明は、原稿画像を照明し、その光像を光電変換手段へ導く光学系と、光電変換手段からのアナログ信号のアナログ処理手段と、このアナログ処理手段で処理されたアナログ信号をデジタル信号へ変換するA/D変換手段と、少なくとも、前記、光電変換手段、アナログ処理手段、A/D変換手段の各動作クロックを発生するアナログ信号処理系タイミング信号発生手段と、A/D変換手段以降のデジタル信号処理系タイミング発生手段と、前記タイミング信号発生手段へ入力する基準クロック発生手段と、前記タイミング信号発生手段と前記基準クロック発生手段との間に挿入されたスペクトラム拡散クロック発生手段と、を有する画像読取装置において、アナログ信号処理系タイミング信号発生手段へ入力するクロックを切換える切換手段を備え、該切換手段により、基準クロック発生手段からのクロックとスペクトラム拡散クロック発生手段からのクロックとを切り換えることを特徴とする画像読取装置である。

【0008】請求項5の発明は、タイミング回路をアナログ系クロック発生回路とデジタル系クロック発生回路に分けて、アナログ系クロック発生回路には基準クロックで動作させ、デジタル系クロック発生回路にはスペクトラム拡散クロックで動作させると両者のつなぎの部分で同期が取れなくなる場合があるので、これは拡散クロックの拡散幅の大きさに左右される。本発明は両者のつなぎの部分に非同期リード・ライト可能なメモリを入れて同期ズレが発生しないようにしたものである。即ち、請求項5の発明は、請求項1乃至4のいずれかに記載の画像読取装置において、A/D変換手段以降に非同期リード・ライト可能なメモリを有していることを特徴とする画像形成装置である。

【0009】請求項6の発明は、非同期リード・ライト可能なメモリにおいて、基準クロックでライトして拡散クロックでリードする場合はライン間隔で遅らせてリードする方が制御上シンプルとなる。その最低のディレーが1ラインとなり2ライン以上の容量が必要となる。そこで、請求項6の発明は、請求項5に記載の画像読取装置において、非同期リード・ライト可能なメモリは主走査2ライン分以上の画像データ容量を有していることを特徴とする画像形成装置である。

【0010】請求項7の発明は、請求項5または6に記載の画像読取装置において、光電変換手段に3ラインCCD、及び3ラインCCDのライン間を補正するライン間補正メモリがを備え、該ライン間補正メモリが前記非同期リード・ライト可能なメモリと共用のものであることを特徴とする画像読取装置である。

【0011】請求項8の発明は、請求項3乃至7のいずれかに記載の画像読取装置において、アナログ信号処理

系タイミング信号発生手段へ入力するクロックをクロック切換手段によって、画像読み取り時には基準クロック発生に、それ以外の時はスペクトラム拡散クロック発生に切り替えることを特徴とする画像読取装置である。

【0012】請求項9の発明は、請求項8に記載された画像読取装置において、読み取った画像を取り込むための少なくとも読取領域分の画像データメモリを備え、画像読み取り時は基準クロック発生に、それ以外の時はスペクトラム拡散クロック発生に切り替えることを特徴とする画像読取装置である。

【0013】請求項10の発明は、請求項3乃至7のいずれかに記載の画像読取装置において、アナログ処理初期設定手段のための読取り時には基準クロック発生に、それ以外の時はスペクトラム拡散クロック発生に切り替えることを特徴とする画像読取装置である。

【0014】請求項11の発明は、請求項3乃至7のいずれかに記載の画像読取装置において、シェーディング補正手段のためのシェーディングデータ取り込み時には基準クロック発生に、それ以外の時はスペクトラム拡散クロック発生に切り替えることを特徴とする画像読取装置である。

【0015】請求項12の発明は、請求項8または9に記載された画像読取装置において、ディスプレイエディター読み取り時は、画像読み取り時でも、スペクトラム拡散クロック発生手段をスペクトラム拡散クロック発生のままにすることを特徴とする画像読取装置である。

【0016】請求項13の発明は、原稿画像を照明し、その光像を光電変換手段へ導く光学系と、光電変換手段からのアナログ信号をデジタル信号へ変換するA/D変換手段と、少なくとも、前記、光電変換手段、A/D変換手段の各動作クロックを発生するタイミング信号発生手段と、このタイミング信号発生手段へ入力する基準クロック発生手段と、前記タイミング信号発生手段と前記基準クロック発生手段との間に挿入されたスペクトラム拡散クロック発生手段と、スペクトラム拡散クロック発生と基準クロック発生との切替え手段を有している画像読取装置において、画像読み取り時に、プレスキャンを行い、画像データの濃度を検出し、本スキャン時には前記濃度に応じて、スペクトラム拡散クロック発生手段を基準クロック発生とスペクトラム拡散クロック発生の切替えをすることを特徴とする画像形成装置である。

【0017】請求項14の発明は、原稿画像を照明し、その光像を光電変換手段へ導く光学系と、光電変換手段からのアナログ信号をデジタル信号へ変換するA/D変換手段と、少なくとも、前記、光電変換手段、A/D変換手段の各動作クロックを発生するタイミング信号発生手段と、このタイミング信号発生手段へ入力する基準クロック発生手段と、前記タイミング信号発生手段と前記基準クロック発生手段との間に挿入されたスペクトラム

生と基準クロック発生との切替え手段を有している画像読取装置において、画像読み取り時の画像データの濃度によって、基準クロック発生とスペクトラム拡散クロック発生に切り替えることを特徴とする画像形成装置である。

【0018】請求項15の発明は、請求項1乃至14のいずれかに記載された画像読取装置を備えた画像形成装置である。

【0019】

10 【発明の実施の形態】図1において本発明を実施する為の画像形成装置の概要について説明する。画像読み取りユニット2により、原稿を光源により照射しながら原稿を走査して、原稿からの反射光を3ラインCCDセンサにより画像を読み取り、画像データを画像処理ユニット3に送る。画像処理ユニット3では、スキャナγ補正、色変換、主走査変倍、画像分離、加工、エリア処理、諧調補正処理などの画像処理を行なった画像データを画像書き込みユニット4へ送る。画像書き込みユニット4では、画像データに応じてLD（レーザーダイオード）
20 の駆動を変調する。ドラムユニット8では一様に帯電された回転する感光体ドラムに前記LDからのレーザービームにより潜像を書き込み、現像ユニット10によりトナーを付着させて顕像化させる。感光体ドラム上に作られた画像は、中間転写部9の中間転写ユニットの転写ベルト上に再転写される。中間転写ベルト上にはフルカラーコピーの場合4色（Bk、C、M、Yの4色）のトナーが順次重ねられる。フルカラーコピーの場合にはBk、C、M、Yの4色作像・転写工程が終了した時点で中間転写ベルトとタイミングを合わせて、給紙部11より転写紙が給紙され、紙転写部で中間転写ベルトから4色同時に転写紙にトナーが転写される。トナーが転写された転写紙は搬送部を経て定着部12に送られ、定着ローラーと加圧ローラによって熱定着され排紙される。

30 【0020】また、コピーモード等のユーザーが設定するものは、操作部ユニット5によって入力される。設定されたコピーモード等の操作モードはシステム制御ユニット1に送られ、システム制御ユニット1では設定されたコピーモードを実行するための制御処理を行う。この時、システム制御ユニットから、画像読み取りユニット、画像処理ユニット、画像書き込みユニット、画像表示ユニット等のユニットに対して制御指示を行う。画像表示ユニット7に画像読み取りユニット2から読み取った画像を表示するには、システム制御ユニット1からの制御指示により、画像読み取りユニット2が原稿画像の読み取りをスタートし、画像読み取りユニット2からの画像信号に対して、画像処理ユニット3において画像表示装置で表示するのに適した画像処理を行った後、画像表示装置に原稿の画像データを出力する。画像処理ユニット3から出力された画像データは、図2に示す画像表示ユニット7の機能ブロック図のFIFO（ラインバッ

ファ) 21 を介して、CPU 23 内蔵の DMA (画像データメモリ) コントローラーによって、画像データ格納用の DRAM 22 に格納される。画像表示ユニット 7 には画像データと共に画像データ制御信号も送られているので、有効画像領域だけを取り込むことが可能である。DRAM 22 に格納された有効画像データは、CPU 23 によって VRAM (ビデオメモリ) 24 に DMA 転送される。この時 CPU 23 によって DRAM 22 内の画像データの任意の部分を転送したり、拡大・縮小・間引き等の処理を行うことも可能である。VRAM 24 に転送された画像データは、LCDC (LCD コントローラー) の制御により LCD (液晶) パネルに表示される。

【0021】図 3 は画像表示ユニットの説明図であって、画像表示ユニットは画像を LCD に表示させ、その画面内で編集・加工のエリア指定/モード設定を行うためのディスプレイエディターを兼用しても良い。図 3 の各設定キーは図 2 の機能ブロック図においては 31 のキーボード部分にあたり、本発明で特に重要な部分として、読取キーと明るさ調整つまみ (キー) がある。読取キーは原稿の読取をスタートさせ、読み取られた画像全体がディスプレイに表示される。明るさ調整つまみは、ディスプレイのコントラストを調整する。

【0022】図 4 は操作部ユニットの一例を示し、図中、41 はテンキー、42 はモードクリア/予熱キー、43 は割り込みキー、44 は画質調整キー、45 はプログラムキー、46 はプリントスタートキー、47 はクリア/ストップキー、48 はエリア加工キー、49 は輝度調整つまみ、50 は LCD (液晶パネル) 上に配置されたタッチパネルキー、51 は初期設定キー、を示している。ここで、テンキー 41 はコピー枚数などの数値入力を行う場合に使用する。モードクリア/予熱キー 42 は設定したモードを取り消して初期設定に戻す場合や、一定時間以上の連続押下で予熱状態とする設定を行う。割り込みキー 43 はコピー中に割り込み、別の原稿のコピーを行う場合に使用する。画質調整キー 44 は画質の調整を行うときに使用する。プログラムキー 45 はよく使用するモードの登録や呼出を行う場合に使用する。プリントスタートキー 46 はコピー開始のためのキーである。クリア/ストップキー 47 は入力した数値をクリアする場合や、コピー途中でコピーを中断する場合に使用する。エリア加工キー 48 は画像表示ユニット (ディスプレイエディター) 上で、エリア加工・編集等のモードを使用する場合に使用する。輝度調整つまみ 49 は LCD パネルの画面の明るさを調整する。また、タッチパネルキー 50 は LCD パネル上に表示された各種のキーの範囲と同じ範囲にキーエリアを設定して、タッチパネルが前記設定された範囲内の押下を検出すると、その設定されたキーの処理を行う。初期設定キー 51 はユーザーが各初期設定を選択できる時に押下する。

【0023】図 5 は LCD (液晶表示画面) の一例を示す。図 5 に示されるように、LCD 画面上でカラーモード、自動濃度、マニュアル濃度、画質モード、自動用紙選択、用紙トレイ、用紙自動変倍、等倍、ソート、スタック等のモード選択表示があり、さらにクリエイト、カラー加工、両面、変倍等のサブ画面選択表示もある。各表示の大きさと同様の大きさのキーがタッチパネル上に設定されている。

【0024】図 6 は図 5 上の変倍キー押下による画面展開の一例を示す。変倍キーが押下されると、画面下方から変倍設定画面がスクロールアップされる。変倍設定画面には定型変倍 (予め変倍率が設定されている変倍モード) 用のキーが設定されている。例えば 71% の部分のタッチパネルキーを押下すると、変倍率 71% が選択される。またこの画面には定型変倍以外の変倍モードを選択するため、ズームキー、寸法変倍キー、独立変倍/拡大連写キーが画面左側に設定されている。

【0025】図 7 はタッチパネル 71 検出回路の一例を表したものであり、図 8 は X1、X2、Y1、Y2 の設定状態を表したものである。コントローラーは検出端子を High 状態にして、X1、X2、Y1、Y2 を図 8 に示されるように設定する。Y1、Y2 の回路は抵抗でプルアップされているので、タッチパネル OFF のとき Y1 は +5V になり、ON の時は 0V になる。従って、A/D コンバーター 73 の出力から ON/OFF の状態を確認する。コントローラーは、タッチパネル ON の状態を検知すると測定モードに切り換える。X 方向の時は X1 は +5V、X2 は 0V になり、入力位置の電位が Y1 を通して A/D コンバーター 73 に接続されて座標が算出される。Y 方向の座標も回路を切り換えて同様に算出される。このような検出回路によって、タッチパネルの押下位置が検出される。

【0026】図 9 は操作部ユニットのブロック図を示したものである。CPU 53 からのアドレス信号はアドレスラッチ 54 に取り込まれ、CPU 53 からの信号によりここでコントロールされる。アドレスラッチ 54 を出たアドレス信号はその一部がアドレスデコーダー 56 に入り、ここで各 IC へのチップセレクト信号を作り、メモリマップの作成に使用される。また、アドレスは ROM、RAM 等のメモリや LCDC 55 に入りアドレス指定に使用される。一方 CPU 53 からのデータバスはメモリや LCDC 55 に接続され、データの双方向通信が行われる。LCDC 55 は CPU 53 からのアドレスバス、データバスの他に、LED ドライバー 59、キーボード 60、アナログタッチパネル 61、LCD モジュール 62、そして表示データ用の ROM 63、RAM 64 等が接続されている。LCDC 55 はキーボード 60 からの信号やタッチパネル 61 からの信号により ROM 63、RAM 64 のデータから表示データを作成し、LCD 55 への表示をコントロールする。また

CPU53には光ファイバー用コネクタが接続されており、外部との通信を行っている。

【0027】本発明の画像読み取り装置の全体ブロック図を図10、11に示す。スキャナIPU制御部上のCPU101はROM102に格納されたプログラム実行しRAM103にデータ等を読み書きすることでスキャナ・IPU部の全体の制御を行っている。また、システム制御部104とシリアル通信で接続されており、コマンド及びデータの送受信により指令された動作を行う。さらに、システム制御部は操作表示部105とシリアル通信で接続されており、ユーザーからのキー入力指示により動作モード等の指示を設定することができる。CPU101はI/O106である原稿検知センサ、HPセンサ、圧板開閉センサ、冷却ファン等に接続されており検知及びON/OFFの制御をしている。スキャナモータドライバ107はCPUからのPWM出力によりドライブされ励磁パルスシーケンスを発生し原稿走査駆動用のパルスモータ108を駆動する。原稿画像はランプレギュレータ109に駆動されたハロゲンランプ110の光量出力により光信号を複数ミラー及びレンズを通り3ラインCCD111に結像される。3ラインCCDはスキャナIPU制御上のタイミング回路112によって、各駆動クロックを与えられて各RGBのodd、evenのアナログの画像信号をエミッタホワ113～115に出力している。エミッタホワからアナログ処理回路116～118へ入力された信号はアナログ処理回路内で減算法CDSを実行し、CCDのオプティカルブラック部でラインクランプを実施し、oddとevenの出力差を補正し、それぞれのアンプゲイン調整を行う。ゲイン調整後はマルチプレクサで合成して、最終的にDCレベルのオフセット調整後にA/Dコンバータ119～121へ入力される。A/Dコンバータ119～121へ入力されたアナログ信号はデジタル化されてシェーディング回路122へ入力される。シェーディング回路122では照明系の光量不均一やCCDの画素出力のバラツキを補正する機能を持っている。シェーディング補正された画像データはライン間補正メモリ123、124へ入力されて3ラインCCDのBとG、BとRのライン数の画像データをメモリで遅延させてBGRの読取画像の1ライン以上の位置合わせを行いドット補正(RGB)125へ出力する。

【0028】ドット補正125ではライン間補正メモリから出力された画像データをRGBデータの1ライン以内ドットのズレを補正する。スキャナγ補正126で反射率リニアデータをルックアップテーブル方式で補正を行う。この補正後の画像データは自動原稿色判定回路128と自動画像分離回路129とディレーメモリ127を介してRGBフィルタ、色変換処理、変倍処理、クリエイト(130)に入力される第1ルートと画像データメモリR、G、B(133、134、135)の第2ル

ートに分かれる。画像データメモリ(133、134、135)ではスキャナ最大読取領域の画像データをRGB別に蓄積できるDRAMで構成されており、1スキャンでRGBの画像データを取り込み、フルカラー重ね画像出力時やリピート複写時はこの画像メモリから出力し第1ルートに戻ることで対応できるようになっている。

【0029】自動原稿色判定回路128ではACS(有彩/無彩判定)処理を自動画像分離回路129(文字/網点)処理に入力される。ACS処理では黒、及び灰色の判定を行う。像域分離処理ではエッジ判定(白画素と黒画素の連続性により判定)、網点判定(画像中の山/谷ピーク画素の繰り返しパターンにより判定)、写真判定(文字・網点外で画像データある場合)を行い文字及び印刷(網点)部、写真部の領域を判定してCPU101に伝え後段のRGBフィルタ、色変換プリンタγ補正、YMCKフィルタ、階調処理でパラメータや係数の切り換えに使用される。画像データはRGBフィルタ130に入力される。RGBフィルタ130ではRGBのMTF補正、平滑化、エッジ強調、スルー等のフィルタ係数を先の判定領域により切り換え設定される。色変換処理ではRGBデータからYMCK変換、UCR、UCA処理を実行する。変倍処理に入力され主走査の画像データに対して拡大/縮小処理を実行する。画像表示部132の分岐はこの処理後の行われる。I/Fを介して画像表示部に接続されている。

【0030】クリエイトではクリエイト編集、カラー加工を行う。クリエイト編集では斜体、ミラー、影付け、中抜き処理等を実行する。カラー加工では、カラー変換、指定色消去、アンダーカラー等を実行する。プリンタγ補正、YMCKフィルタ131では先の判定領域に基づいてプリンタγ変換とフィルタ係数を設定する。階調処理ではディザ処理を実行し、ビデオコントロールでは書き込みタイミング設定や画像領域、白抜き領域の設定やグレースケールやカラーパッチ等のテストパターン発生を行うことができ、最終画像データを書き込み処理でLD(レーザーダイオード)へ出力できるように処理されてLDへ出力する。各機能処理はCPU101に接続されておりROM102に格納されているプログラムにより各処理の設定と動作をシステム制御部の指示により実行する。

【0031】本発明はスペクトラム拡散クロック発生器(以下SSGと呼ぶ)を読取系に使用した場合に関する発明である。ここで、スペクトラム拡散発生器について説明する。基準クロック発振器から入力されたクロックを±1%の範囲で周波数変調する。参考として図35(後記マニュアル、4頁 Figure 5)に示すように周期変調させる。変調周波数 f_m は以下の式で求められる。基準クロック周波数17.5MHzとすると、 $f_m = 31 \times (\text{基準クロック周波数} / 16) = 33.906 \text{ kHz}$

$$T_m = 1 / f_m = 29.493 \mu s$$

この変調周波数で拡散された前後のクロック出力の周波数帯域は参考として図 36 (後記マニュアル 3 頁 Figure 4) の様になる。スペクトラム拡散発生器の内部の PLL の出力を変調して、同調したクロック信号の帯域を拡散させることでピーク値を減衰させる。ピーク値の減衰率は高調波の次数や変調の度合い依存して以下の式で求められる。

$$dB = 6.5 + 9.11 \log_{10}(P) + 9.11 \log_{10}(F)$$

P = 拡散の割合 (%), F = 減衰を測定した周波数 (MHz)

このように拡散の割合が大きく周波数が高いほど減衰効果が大きくなる。なお、詳細は SSFTG (W42C31-03) マニュアル (August 1998 Revision 0.7) IC WORKS・3725 North First Street・San Jose CA 95134-1700・(408)-0202 参照)

【0032】次に従来技術での不具合な点について説明する。図 12、13 は従来の画像読取装置の要部のブロック図であり、図示のようにスペクトラム拡散クロックがタイミング回路 112 へ入力され、CCD 系へ各クロック、アナログ処理系各クロック、ADC クロック、IPU クロック、デジタル系クロック等がそれぞれ各ブロックへ供給される場合は、基準クロック発信器 136 からの基準クロックに対して SSG137 にて変調したクロックをタイミング回路 112 へ入力しているので全ての同期が取れており、クロック信号に対するセットアップタイムとホールドタイムも損ねることはないから、同期回路を伴ったデジタル回路では動作上問題はない。これに対して、アナログ回路では、アナログ出力部においては信号出力部分が十分な平坦性を保てれば問題ないが、保てなくなってくると問題となる。これは一般的に動作周波数が高くなればなるほど困難となってくる。アナログ信号とサンプリングクロックは同期は取れているもののサンプリングポイントに傾斜がある場合にはサンプル値が微妙に変化する。特に CCD 出力やアナログ処理回路の内部信号はクロックノイズ等の影響もあり、スペクトラム拡散クロックの変調周波数に依存する周期的なノイズが発生する。

【0033】本発明は上記問題に対応するためなされたものである。上述のように、画像読取装置のアナログ系 (CCD、ADC) にスペクトラム拡散クロックを使用すると画像に周期的なノイズが発生する場合がありますが、また、近年はカラー化、高画質化など画像処理に要求されることが増え画像処理の回路規模も大きくなってきており、これに伴いこの部分の放射電磁波のレベルも大きくなっているからその影響も大きい。これに対して ADC 以降のデジタル系 (シェーディング補正回路、各画像処理回路) に対しては問題なく使用できることから、請求項 1、2 の発明は、画像読取装置のアナログ系ではスペ

クトラム拡散クロックを使用しないようにしている。まず、本発明の画像読取装置の要部を示すブロックである図 14、15 を参考に請求項 1、2 の発明について説明する。本発明の実施形態によれば、基準クロック発信器 136 よりタイミング回路 112 のアナログ系クロック発生回路 AT へ基準クロックが入力される。基準クロック発信器 136 は SSG137 にも接続されており、拡散クロック 136 をデジタル系クロック発生回路 DT へ入力する。そのため CCD111、アナログ処理回路 115~117、ADC119~120 までのアナログ部では基準クロックで動作し、それ以降のシェーディング回路 122、ライン間補正メモリ 123、124、次段の IPU 回路、画像データメモリ部等の大規模なデジタル部は拡散クロックで動作する。これによって、アナログ部にスペクトラム拡散クロックの変調周波数の影響が及ぶことはない。図 14、15 の実施例はアナログ処理部を登載しているものを示したが読取システムにおいては CCD 出力をエミフォロで受けて直接 ADC でデジタル化してデジタル処理でアナログ処理回路と同機能を実現する場合は図 14、15 のアナログ処理回路 116、117、118 を省いたものに過ぎないので説明は省略する。

【0034】本発明の請求項 3、4 の発明について読取装置の要部のブロック図である図 16、17 を参考に説明する。画像読取装置のアナログ系 (CCD、ADC) にスペクトラム拡散クロックを使用すると画像に周期的なノイズが発生する場合がある。これは読み取り時のクロックに拡散クロックを使用したためであり、待機時や画像メモリからの出力時は拡散クロックを使用して問題ない。そこで、この実施形態では図示のように基準クロック発信器 136 とタイミング回路 112 のアナログ系クロック発生回路 AT との間に切換回路 138 を設け、CPU101 からの制御により基準クロックと拡散クロックの入力を切換できるようにしている。基準クロック発信器 136 の出力は切換回路 138 と SSG137 に入力される。他方、SSG137 は拡散クロックをデジタル系クロック発生回路 DT へ入力されると共に切換回路 138 にも入力されるようになっている。つまり、切換回路 138 によりアナログ系クロック発生回路 AT は基準クロックか拡散クロックを選択することができるようになっている。画像読取の駆動周波数を変更するようなシステムにおいて、ある駆動周波数においては拡散クロックによる画像ノイズが発生しない、または目立たないことがあり、このような場合にはこの構成を採ることにより、拡散クロックをアナログ系クロック発生回路 AT にも入れてさらに EMI の低減化を図ることができる。また、待機時や画像データメモリからの出力時にも拡散クロックが使用できる。当然のことながら切換回路 138 はタイミング回路の中に入れてもよい。すなわち、ひとつの ASIC となる実施例も考えられることは

言うまでもない。

【0035】本発明の請求項5、6の発明を、画像読取装置の要部のブロック図及びその動作のタイミングチャートを示す図18、19、22を参照して説明する。アナログ系クロック発生回路ATに基準クロックを使用し、デジタル系クロック発生回路DTに拡散クロックを使用する場合、拡散クロックの拡散の割合（周波数変動幅）が極端に小さい場合はADC以降のつながりの部分で、クロック系のセットアップとホールドタイムが仕様を満たしている範囲では図14～17の構成で問題ないが拡散の割合が大きくなるとつながり部分において同期が取れなくなる。図18、19はこの不具合を改善する実施形態を示している。即ち、ADC118、119、120の後段に非同期でリードとライトができる非同期メモリ139～141を挿入しラインバッファを設けることにより、基準クロックで動作するADCのデジタルデータを拡散クロックで動作するシェーディング回路122へ問題なくデータの受け渡しができるようにしている。図22は非同期メモリのタイミングチャートを示している。非同期メモリのライトクロックは基準クロックから生成されたADCクロックを使用して、 ϕTG 信号をイネーブル領域として書出スタート信号のUS_RSTWによりデータがメモリに書き込まれる。 ϕTG 、US_RSTWは基準クロックより生成されている。 ϕTG 信号はCCDの移送ゲートクロック（電荷蓄積時間）でありで主走査1ライン周期である。これに対して非同期メモリのリードクロックに拡散クロックから生成したICKクロックを使用し、 ϕTG 信号と同化で拡散クロックより生成したFMGATE信号をイネーブル領域として読み出しスタート信号を拡散クロックから生成したUS_RSTR_R、G、Bとして書出スタート信号のUS_RSTWと主走査1ラインディレーした形で行うことで非同期のデータを両者の間で受け渡すことができる。非同期メモリの制限とライン単位での制御性を考慮して各色2ライン以上の容量を持つことで実現できる。本構成であればシェーディング補正回路122に拡散クロックを使用できる領域が増しEMI低減がはかれる。また、コストダウンを考慮して非同期メモリをシェーディング回路に取り込んでASICとする実施例も考えられる。

【0036】本発明の請求項7の発明を、画像読取装置の要部のブロック図及びその動作タイミングチャートを示す図20、21、23で説明する。請求項7の発明は、3ラインCCDのライン間を補正するライン間補正メモリを共有することでコスト削減することを目的としたものである。即ち、3ラインCCDを使用しているシステムではRGBの各ラインで読取位置が異なるためライン間補正メモリを持っている。図18、19で示したADC直後の非同期メモリ139～141の働きをライン間補正メモリ123、124と共有することでコスト

ダウンを図ることができる。ただし、基準になるライン、図20、21ではB光用はライン間補正メモリは無いので、この場合は非同期メモリ（B用）を追加する。図23はその動作タイミングチャートを示したものである。ライン間補正メモリ123、124の動作は図22で示した非同期メモリの動作と基本は同じである。CCDのライン間隔は本実施例では4ライン間隔なので、B光に対してG光は4ライン、R光は8ラインディレーさせて読取位置を合わせるのが異なるだけである。B光に対して非同期メモリが入るため、1ラインのディレーが入るので図23に示す様にG光用のRSTR_Gは $1+4=5$ ライン、R光用のRSTR_Rは $1+8=9$ ラインとなる。ADCクロック、 ϕTG 、US_RSTWは基準クロックより生成されている信号である。ICK、FMGATE、RSTR_R、G、US_RSTR_Bは拡散クロックより生成されている信号である。

【0037】本タイミングチャートは等倍の場合を示したものであるが、副走査速度を変えて副走査変倍を実現しているシステムでは変倍率に応じてディレーのライン数を計算して設定を変更している。変倍時の設定はこの計算値に対して等倍の時と同様に1ライン加えることは言うまでもない。

【0038】請求項8の発明は、読み取り時には拡散クロックによる周期的なノイズがのらないようにすることを目的としている。アナログ系クロック発生回路に人力するクロックが切換回路によって基準クロックと拡散クロックに切り換えられるなら画像データ読取期間だけ基準クロックを使用して画像ノイズの発生を防ぐことができる。通常は、SSG137をONにしておく。そして、画像を読み取る時、画像読み取りユニットにより、原稿を光源により照射しながら原稿を走査して原稿からの反射光を3ラインCCDセンサで読み取って、その画像データをアナログ処理、A/D変換、各補正等を行い、最終画像データが書き込み処理がなされLDに出力することになるが、この間のみSSG137がOFFになるようにメイン（システム制御）CPUによって制御を行う。この時のタイミングチャートを図24に示す。以下にタイミングチャートの説明をする。まず電源がONすると、SSG137はスペクトラム拡散クロック発生（ON）になる。メイン制御からAGC（Auto Gain Control）スタートコマンドが入ると、AGCが実行される。AGCは、アナログ処理回路での読取初期設定動作を指し、白レベル調整と黒レベルodd/even画素調整との合成後の黒レベル調整の一連の動作を含み、CCD感度、ランプ光量、汚れなどによるばらつきの補正を行う機能である。読取装置では通常、白基準板を用いてAGCの機能を実現する。白基準板はコンタクトガラスのキャリッジのホームポジション側に搭載されている。

【0039】スキャナ動作としてはホームポジショント

で黒レベルodd/even画素調整と合成後の黒レベル調整を行った後に、ランプON状態で白基準板まで移動して白レベル調整を実行しホームポジションへ戻り、再度黒レベルodd/even画素調整と合成後の黒レベル調整を実行する。その後にメイン（システム制御）からスキナスタートコマンドが送信されるとスキナはフォワード動作を開始する。この時、白基準板を読み取り、シェーディング回路で照明系の光量不均一やCCD画素出力の補正をスキナ毎に行うシェーディング補正を画像データ読み取りの前に行う。その後、スキナが原稿先端まで到達すると読取を開始するSFGATE信号により画像データ有効領域として読みとられる。SFGATE信号期間が終了するとスキナはリターン動作してホームポジションへ戻る。切換回路においてはSFGATE信号期間（読取領域期間）に基準クロックを選択するように切り換える。結果的にそれ以外は拡散クロックが選択される。これはスキナ毎に繰り返して実行される。こうすることにより、画像にスペクトラム拡散発生器によるノイズが発生しなくなり、かつEMIを低減することができる。ここで、画像読み取り時にはスペクトラム拡散発生器をOFFしているため、読取装置の駆動クロックの基本周波数成分の高調波が発生するが、EMI規格は、瞬時値のMAX値ではなく、QP値（準尖頭値）によって定められている規格なので、短い時間内でOFFしていても、EMI規格をオーバーしてしまうことにはならない。

【0040】請求項9の発明について説明する。画像データメモリを持つシステムにおいてはさらに低減効果が顕著になる。と言うのは、カラー作像においては画像データメモリを持たないシステムでは4スキナしなければならぬし、またリピート複写においては毎回スキナしなければならないが、画像データメモリを持つシステムではいずれも1スキナで済むことになる。スキナ数が減ることは基準クロックの選択時間が短くなりEMI低減効果も高くなる。

【0041】請求項9の発明は、読取装置に画像データメモリを搭載することにより、フルカラーコピー時や、リピートコピー時のスキナ数を減らして、請求項8の発明と同様にスペクトラム拡散発生器のスペクトラム拡散クロック発生（ON）と基準クロック発生（OFF）の切替え動作をさせることにより、OFFの時間を短くすることでより確実にEMIの低減化を図り、かつ読み取った画像にノイズが発生しない様にするを目的としている。請求項9の発明は、上述のとおり請求項8の発明と同様にSSG137をOFF/ONさせるが、この時、画像データメモリを使用して、フルカラーコピー時やリピートコピー時等には1スキナのみで画像の読み取りができる様にする。1回目のスキナまでは、上記請求項8の発明と同様に制御を行う。この時に画像データメモリに読み取った画像データを取り込み、フルカ

ラー時等の2スキナ目以降は、メモリから画像データを呼び出して（OFGATEをオープン）いくので、1スキナ時のみSSGをOFFしておけば、画像にノイズは発生しない。こうすることにより、画像にノイズが発生しなくなり、かつ読み取り時に1スキナしかしないので、スペクトラム拡散発生器がOFFしている時間がフルカラー時の1/4と短くなるので、さらにEMIを低減することができる。

【0042】図25に画像データメモリを持つシステムでの動作のタイミングチャートを示す。図24のタイミングチャートとの違いとしては、メインからの2スキナ目のスキナスタートコマンドが送信されずにその代わりメモリ読み出しスタート信号が送信されることにより、OFGATE信号を起動してメモリ読取を開始する。この期間では切換回路はHレベルの拡散クロックを選択しておりEMIの低減が図れる。

【0043】本発明の請求項10の発明について図26で説明する。アナログ処理手段のアナログ処理初期設定時はCCDの奇数画素と偶数画素の黒レベル補正、合成後の黒レベルDC補正、白レベル（ゲイン）補正を行う。従って、AGC実行時は読取初期設定動作を実行している期間なので、前記請求項8または9の発明のような制御を行った時、スペクトラム拡散発生器がONのままAGCによる補正を行うと、ノイズが発生したままではばらつきを補正してしまうことになり、画像にノイズが発生する大きな原因となる。つまり、この時に拡散クロックを使用すると周期的なノイズにより補正精度に影響を与えるので、アナログ処理初期設定時（AGC実行時）は基準クロックを使用して（OFF）周期的なノイズの影響による補正精度が落ちないようにし、かつ、AGC手段のための読み取り時以外の時はスペクトラム拡散クロック発生（ON）にすることにより、OFFの時間を短くすることでEMIの低減化を図り、かつ読み取った画像のノイズを低減することを目的としている。そのため本発明においては、上記請求項8または9の発明に加えてAGC読み取り時にもスペクトラム拡散発生器をOFFするように制御を行う。即ち、請求項10の発明では図24に示したものとほぼ同様な制御を行うが、電源ON後のAGCの時にもSSG137をOFFさせ、AGC終了後にまた、ONにする。本発明ではこのように、AGC実行期間に切換回路をLレベルの基準クロックを選択するため、拡散クロックによるノイズの影響で調整の誤差を防ぎ、正確にAGCを行うことができる。この時のタイミングチャートを図26に示す。調整精度を上げるためにAGCは電源ON後に一度だけ実行するのでEMIの影響度は低い。

【0044】請求項11の発明について図27を参考に説明する。請求項11の発明は、シェーディングデータ取り込み時は基準クロックに切り換えることでシェーディング補正データの精度を落とさないこと、つまり、シ

エーディング補正手段のためのシェーディングデータ取り込み時にもスペクトラム拡散クロックを基準クロック発生（OFF）にし、それ以外の時はスペクトラム拡散クロック発生（ON）にすることにより、OFFの時間を短くすることでEMIの低減化を図り、かつ読み取った画像のノイズを低減することを目的としている。

【0045】上記請求項10のような制御を行った時、スキャン毎のシェーディング補正時はスペクトラム拡散発生器がONのままなので、このまま補正を行うと、ノイズが発生したままで補正してしまうことになり、画像にノイズが発生する大きな原因となる。そこで本発明においては、上記請求項10の発明に加えて、このスキャン毎の白基準板読み取り時にもSSGをOFFするようにメイン制御CPUによって制御を行う。この時のタイミングチャートを図27に示す。図26に示したものと同様に制御を行い、更にシェーディングデータ取り込み期間は切換回路をLレベルの基準クロックを選択することで、拡散クロックを使用した場合のノイズの影響による白、黒データの誤差を防ぐことができる。また、シェーディングデータ取り込み期間は読取領域の直前であるので、両期間合わせて基準クロックに切り換えても問題はない。こうすることにより、正確にシェーディングを行うことが出来るのでより画像のノイズを低減することができ、かつ、EMIを低減することが出来る。

【0046】請求項12の発明について説明する。請求項12の発明は、請求項8、9と同様な制御を行う画像形成装置においてディスプレイエディター読み取りをする場合は、ディスプレイエディターの階調度が低い場合、画像のノイズは見えないので、SSGはスペクトラム拡散クロック発生（ON）のままにすることにより、基準クロック発生（OFF）の時間を短くすることで、EMIの低減化を図ることを目的としている。上記の画像読み取り装置では、画像読み取りユニットから読み取った画像を画像表示ユニット（ディスプレイエディター）に表示させ、画像の加工を行うことが出来る。上記請求項8、9の発明を実施した場合、画像表示ユニットへの表示を行った時にも、スペクトラム拡散クロックはOFFになるが、画像表示ユニット上の表示は解像度が低く、ノイズが見えるレベルではないので、無駄に高調波を発生させることになる。そこで、本発明では、請求項8、9の発明の実施時においてディスプレイエディターへの表示の時は、ディスプレイエディターモードスタート信号が入力され、その後は、ディスプレイエディターモード終了までスペクトラム拡散クロックをONのままにするようにメイン制御CPUによって制御を行う。このタイミングチャートを図28に示す。ディスプレイエディターモード時には、スキャン前にディスプレイモードスタートコマンドがONする様にする。これによって、スキャン時もSSGはONのままになる。その後、本スキャンを行う時は、スキャンスタートコマンドが入り、画

像データ読み取り時はSSGはOFFにする。こうすることにより、無駄な高調波を発生させることがなくなり、よりEMIを低減することが出来る。

【0047】請求項13の発明について説明する。請求項13の発明では、プレスキャンによって画像データ全体の濃度を検出し、本スキャン時には、その検出した濃度データに基づいて画像のノイズが顕著に現れる高濃度部については、SSGを基準クロック発生（OFF）にして、それ以外はスペクトラム拡散クロック発生（ON）にする様に切替えを行うことによって、読み取った画像のノイズを低減させ、かつEMIも低減させることを目的としている。請求項13の発明は、上記のような画像形成装置において、その要部のブロック図である図29、30に示すようにA/Dコンバータの後段に、画像検出装置140を設けている。濃度検出装置140は、例えば、まずデジタル信号の数値を読み取り、そして高濃度部と判定する値を予め定めておき、一定の期間連続でその値を越えた時、その部分を高濃度と判定し、逆に一定の期間連続で高濃度部と判定する値を満たさなかった時、高濃度ではないと判定するような装置とする。判定した数値はCPUに送られ、SSGを高濃度の時は基準クロック発生（OFF）、それ以外の時はスペクトラム拡散クロック発生（ON）になるようにCPUから制御を行う。画像検出装置140は通常SSGをONにしておく。そしてプレスキャンを実行し、CCD、アナログ回路、A/Dコンバータを経て、濃度検出器装置に濃度を入力する。ここで濃度検出装置は、画像データ全体の濃度を記憶する。そして本スキャン時には、記憶された濃度データを基に、高濃度部の時はSSGをOFF、低濃度部の時はONさせながらスキャンさせる。このフローチャートを図31に示す。また、タイミングチャートを図33に示す。ここで、スキャン動作を前記フローチャートについて説明する。まず、プレスキャンを開始し（S101）、画像濃度の検出を行う（S102）、続いて検出された画像濃度を判定値と対比してSSGのON/OFFを判定し、記憶させ（S103）、プレスキャンを終了する（S104）。次に、本スキャンを開始し（S105）、既に記憶してSSGのON/OFFデータと呼出（S106）、それに従ってSSGをON/OFFさせながらスキャンを実行し（S107）、本スキャンを終了し（S108）、SSGをONの状態にして（S109）スキャン動作を終了する。

【0048】以下にタイミングチャートの説明を行う。電源がONすると、SSGはONになる。メイン制御からAGCスタートコマンドが入ると、AGCが実行される。AGC（Auto Gain Control）は、前述のようにCCD感度、ランプ光量、汚れなどによるばらつきの補正を行う機能である。読取装置では通常、白基準板を用いてAGCの機能を実現する。白基準板はコンタクトガラスのキャリッジのホームポジション側に搭載されてい

る。この白基準板を立ち上げ時に読み取り、A G Cを行う。その後、メイン制御からのスキャナスタートコマンドが入ると、スキャナは動作を始める。この時、白基準板を読み取り、シェーディング回路で照明系の光量不均一やC C D画素出力の補正をスキャン毎に行うシェーディング補正を画像データ読み取りの前に行う。そしてまず、プレスキャンスタートコマンドが入力され、プレスキャンが開始され、S F G A T Eが開き、画像データの読み取りが開始され、画像データの濃度が濃度検出器に取り込まれる。プレスキャンによる画像読み取り時はS S GはONのままにする。その後、スキャナスタートコマンドが入力され、画像濃度に応じて、S S GをOFF / ONしながら、画像データを読み取る。こうすることにより、高濃度部の画像については、S S GがOFFになるので、画像のノイズを低減することができ、かつE M Iを低減させることが出来る。ここで、画像読み取り時にS S GをOFFしている期間があるため、読取装置の駆動クロックの基本周波数成分の高調波が発生するが、E M I規格は、瞬時値のMAX値ではなく、Q P値（準尖頭値）によって定められている規格なので、短い時間内でOFFしていても、E M Iを低減させることが出来る。

【0049】請求項14の発明について説明する。請求項14の発明は、画像データの濃度をリアルタイムに検出し、その濃度データに基づいて、画像のノイズが顕著に現れる高濃度部については、スペクトラム拡散発生器を基準クロック発生（OFF）にして、それ以外の時はスペクトラム拡散クロック発生（ON）に切替えを行うことによって、読み取った画像のノイズを低減させ、かつE M Iも低減させることを目的としている。請求項14の発明は、上記のような請求項13と同様にA / Dコンバータの後段に、濃度検出装置を設ける。判定した数値はC P Uに送られ、スペクトラム拡散発生器を高濃度の時はOFF、それ以外の時はONになるようにC P Uから制御を行う。画像形成装置は、通常スペクトラム拡散発生器をONにしておく。そして画像を読み取る時、濃度検出装置を動作させ、読み取った値によって、リアルタイムにスペクトラム拡散発生器をOFF / ONさせる。このフローチャートを図32に示す。またタイミングチャートを図34に示す。ここで、スキャン動作を前記フローチャートについて説明する。スキャンを開始し（S201）、それと同時に画像濃度を検出し（S202）、その濃度に応じてS S GをON / OFFを判定し（S203）、その判定結果に基づきS S GのON / OFFを実行する（S204）。それをスキャン終了まで行い（S205）、S S GをONにして（S206）、スキャン動作を終了する。

【0050】以下にタイミングチャートの説明をする。まず、シェーディングデータ取り込みまでは、請求項13と同様な制御を行う。この後S F G A T Eが開き、画

像の読み取りが開始され、同時に画像検出器の取り込みも開始され、濃度データを瞬時に検出し、S S GをリアルタイムにOFF / ONさせていく。こうすることにより、高濃度部の画像については、S S GがOFFになるので、画像のノイズが低減される。また、S S GがOFFになっている時間は短いので、E M Iを低減させることが出来る。

【0051】請求項15の発明の説明

以上説明した請求項1～14の発明の画像読取装置は、デジタル複写機、デジタルカラー複写機、ファクシミリ、カラーファクシミリ等の画像形成装置に備えることができ、それによって前記各発明の作用効果を有する画像形成装置を実現することができる。

【0052】

【発明の効果】請求項1、2の発明に対応した効果：タイミング回路をアナログ系クロック発生回路とデジタル系クロック発生回路に分けることでアナログ系クロック発生回路には基準クロックで動作させて画像データに周期ノイズが発生するのを防ぎ、デジタル系クロック発生回路にはスペクトラム拡散クロックを使用してE M Iの低減効果が得られる。

【0053】請求項3、4の発明に対応した効果：クロック切換手段で基準クロックが必要なとき以外は拡散クロックを入力するようにしたため、読み取り時のスペクトラム拡散クロックによる周期的なノイズの発生なくしかもE M Iの低減効果が得られる。

請求項5の発明に対応した効果：タイミング回路をアナログ系クロック発生回路とデジタル系クロック発生回路に分けた場合のつなぎの部分に、非同期リード・ライト可能なメモリを入れたため、アナログ系クロック発生回路に基準クロックで動作させ、デジタル系クロック発生回路にスペクトラム拡散クロックで動作させた場合に両者のつなぎの部分で発生する同期ズレが発生することがない。

請求項6の発明に対応した効果：シェーディング回路補正回路にスペクトラム拡散クロックを使用できる領域が増しE M Iの低減が図れる。

請求項7の発明に対応した効果：3ラインC C Dのライン間を補正するライン間補正メモリを共有することでコストを削減することができる。

【0054】請求項8の発明に対応した効果：読み取り時に拡散クロックによる周期的なノイズが現れることがない。さらに、後段の画像処理回路にスペクトラム拡散クロックを供給することでシステム全体としてのE M I低減効果が得られる。

請求項9の発明に対応した効果：例えば、カラー作像においては画像データメモリを持たないシステムでは4スキャンしなければならず、またリピータ複写においては毎回スキャンしなければならないが、画像データメモリを備えたため、1スキャンで済む。つまり、フルカラー

コピー時や、リピートコピー時のスキャン数を減らしたため、基準クロックの選択時間が短くなり EMI 低減効果を高めることができる。

請求項 10 の発明に対応した効果：アナログ処理初期設定時（AGC 実行時）は基準クロックを使用するため、アナログ処理手段のアナログ処理初期設定時にスペクトラム拡散クロックによる周期的なノイズの影響による補正精度が落ちない。

【0055】請求項 11 の発明に対応した効果：シェーディングデータ取り込み時は基準クロックに切り換えることでシェーディング補正データの精度を落とすことがない。

請求項 12 の発明に対応した効果：ディスプレイエディター読み取り時には、スペクトラム拡散クロック発生（ON）のままにする制御を加えることにより、無駄にスペクトラム拡散発生器を基準クロック発生（OFF）にすることがなくなり、EMI を低減することができる。

請求項 13 の発明に対応した効果：画像読み取り装置についてはプレスキャンによって画像データ全体の濃度を検出し、本スキャン時には、その検出した濃度データに基づいて画像のノイズが顕著に現れる高濃度部については、スペクトラム拡散発生器を基準クロックに、それ以外の部分ではスペクトラム拡散クロックに切り換えることによって、読み取った画像のノイズを低減させ、かつ EMI を低減させることができる。

請求項 14 に対応した効果：画像データの濃度をリアルタイムに検出し、その濃度データに基づいて、画像のノイズが顕著に現れる高濃度部については、スペクトラム拡散発生器を基準クロック発生に、それ以外の部分ではスペクトラム拡散クロック発生にリアルタイムで切り換えることによって、プレスキャンを行うことなく読み取った画像のノイズを低減させ、かつ EMI を低減させることができる。

請求項 15 に対応した効果：画像形成装置において前記各請求項に記載された効果を得ることができる。

【0056】全ての請求項に対応した効果：拡散クロックを使用することで、基板へのその他の対策（EMI フィルタや 6 層基板等多層基板の必要性がなくなった）コアの低減化、板金や板パネのグランディングやシールド強化が最低限で済むことにより、コスト低減の効果があつた。

【図面の簡単な説明】

【図 1】 本発明を実施するための画像形成装置を概略的に示す図である。

【図 2】 画像表示ユニットの機能ブロック図である。

【図 3】 画像表示ユニットの説明図である。

【図 4】 操作部ユニットの一例を示す図である。

【図 5】 LCD の一例を示す図である。

【図 6】 図 5 における変倍キー押下による画面展開の

一例を示す図である。

【図 7】 タッチパネル検出回路の一例を示す図である。

【図 8】 図 7 に示すタッチパネルの設定を説明するための図である。

【図 9】 操作部ユニットのブロック図である。

【図 10】 本発明に関連した画像読取装置の全体のブロック図である。

【図 11】 図 10 と同様の図である。

【図 12】 従来の画像読取装置の要部のブロック図である。

【図 13】 図 12 と同様の図である。

【図 14】 請求項 1、2 の実施形態の画像読取装置の要部のブロック図である。

【図 15】 図 14 と同様の図である。

【図 16】 請求項 3、4 の実施形態の画像読取装置の要部のブロック図である。

【図 17】 図 16 と同様の図である。

【図 18】 請求項 5、6 の実施形態の画像読取装置の要部のブロック図である。

【図 19】 図 18 と同様の図である。

【図 20】 請求項 7 の実施形態の画像読取装置の要部のブロック図である。

【図 21】 図 20 と同様の図である。

【図 22】 請求項 5、6 に関連した非同期メモリのタイミングチャートである。

【図 23】 請求項 7 に関連したライン間メモリのタイミングチャートである。

【図 24】 請求項 8 に関連した読取装置の動作のタイミングチャートである。

【図 25】 請求項 9 に関連した読取装置の動作のタイミングチャートである。

【図 26】 請求項 10 に関連した読取装置の動作のタイミングチャートである。

【図 27】 請求項 11 に関連した読取装置の動作のタイミングチャートである。

【図 28】 請求項 12 に関連した読取装置の動作のタイミングチャートである。

【図 29】 請求項 13 の実施形態の画像読取装置の要部のブロック図である。

【図 30】 図 29 と同様の図である。

【図 31】 請求項 13 に関連した読取装置の動作のフローチャートである。

【図 32】 請求項 14 に関連した読取装置の動作のフローチャートである。

【図 33】 請求項 13 に関連した読取装置の動作のタイミングチャートである。

【図 34】 請求項 14 に関連した読取装置の動作のタイミングチャートである。

【図 35】 基準クロックの周波数変調を示す参考図で

ある。

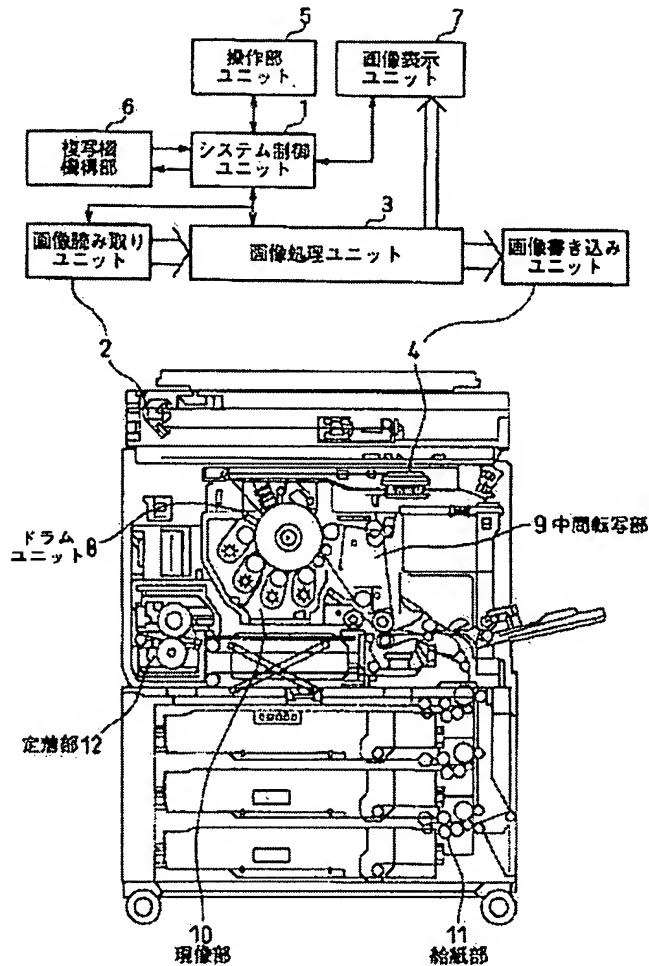
【図36】 変調周波数で拡散された前後のクロック出力の周波数帯域を示す参考図である。

【符号の説明】

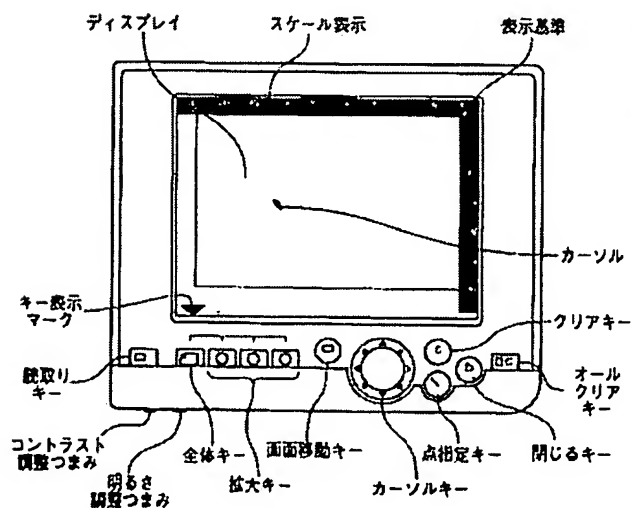
*

*101…CPU、112…タイミング回路、135切換回路、136…基準クロック発振器、137…スペクトラム拡散クロック発生器（SSG）、

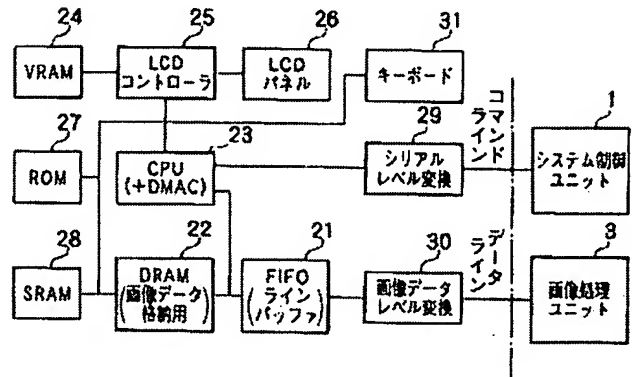
【図1】



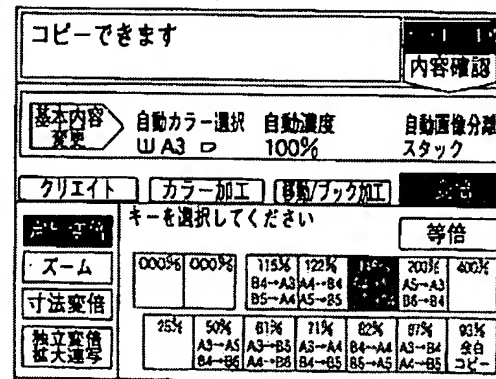
【図3】



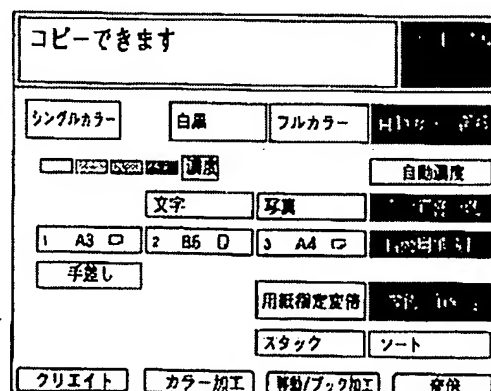
【図2】



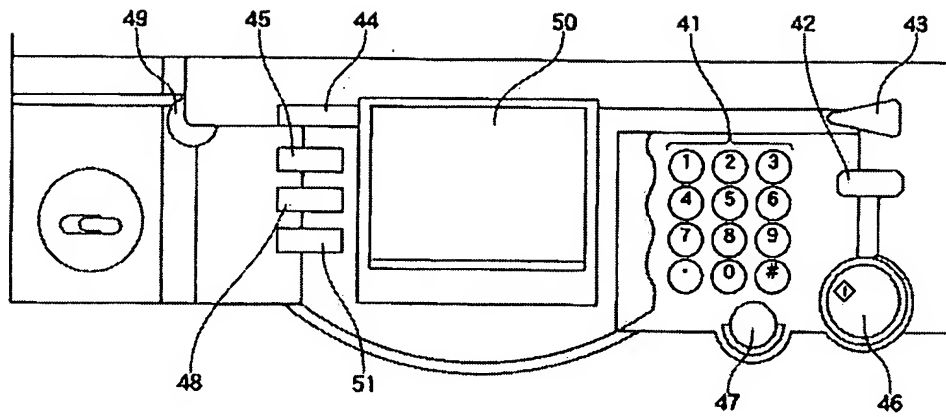
【図6】



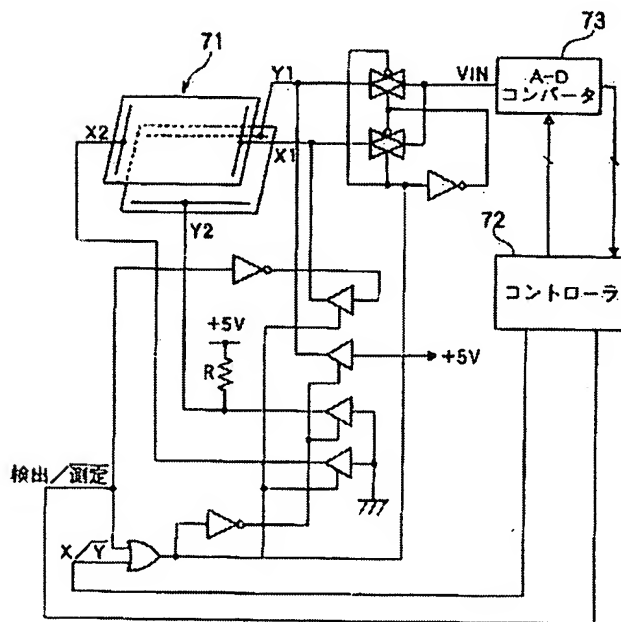
【図5】



【図4】



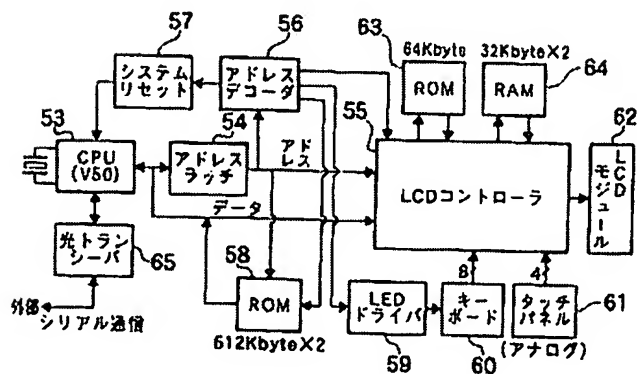
【図7】



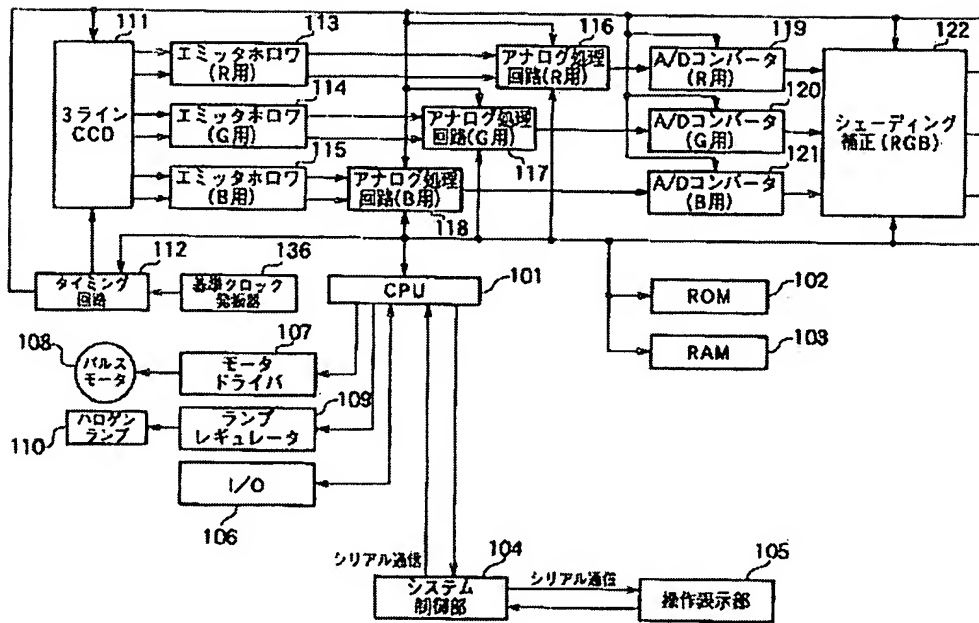
【図8】

IN		OUT			
検出	X/Y	X1	Y1	X2	Y2
0	0	VIN	H	Z	L
0	1	H	VIN	L	Z
1	X	L	VIN	L	Z

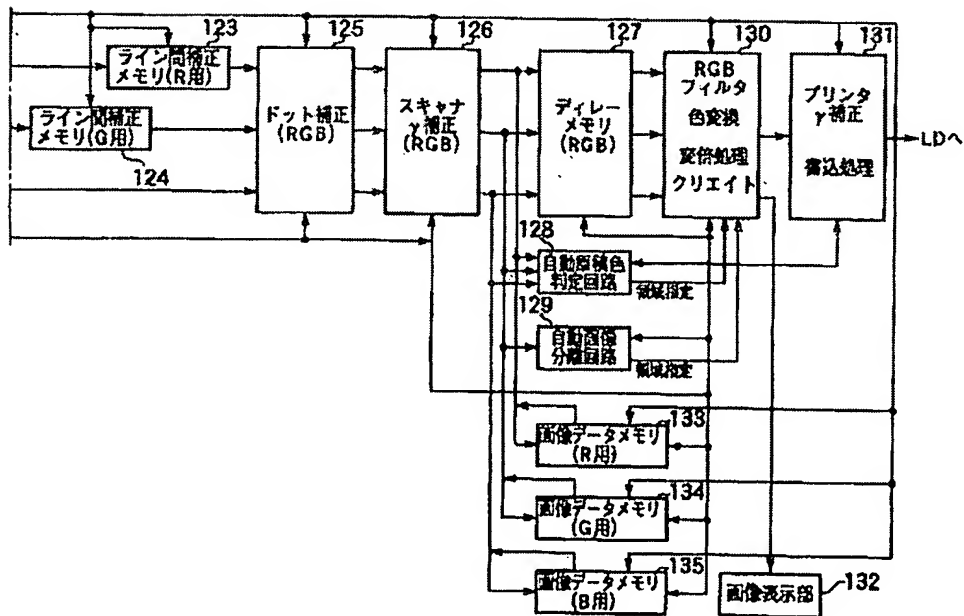
【図9】



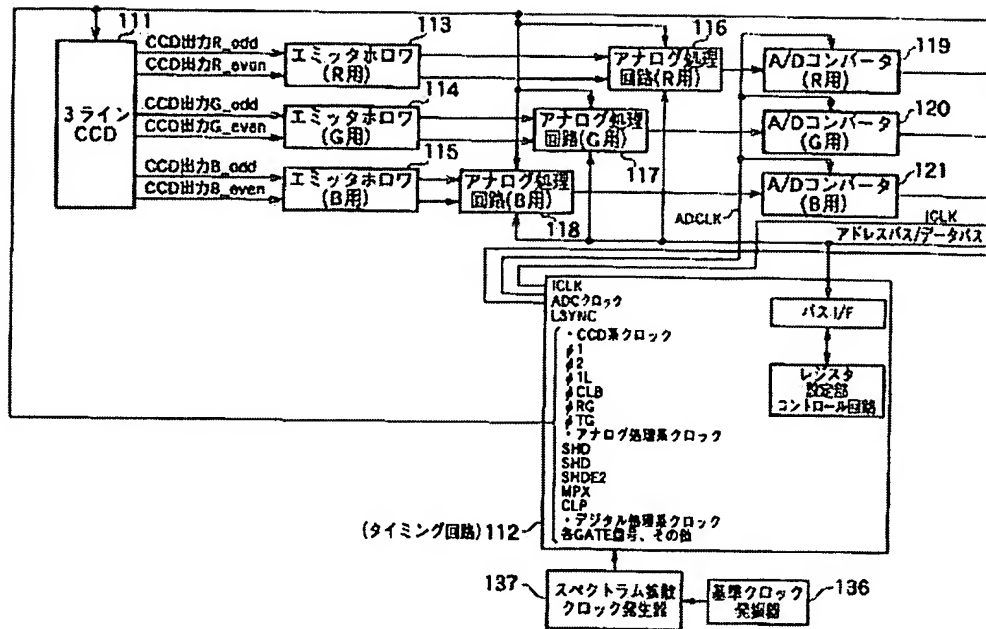
【図10】



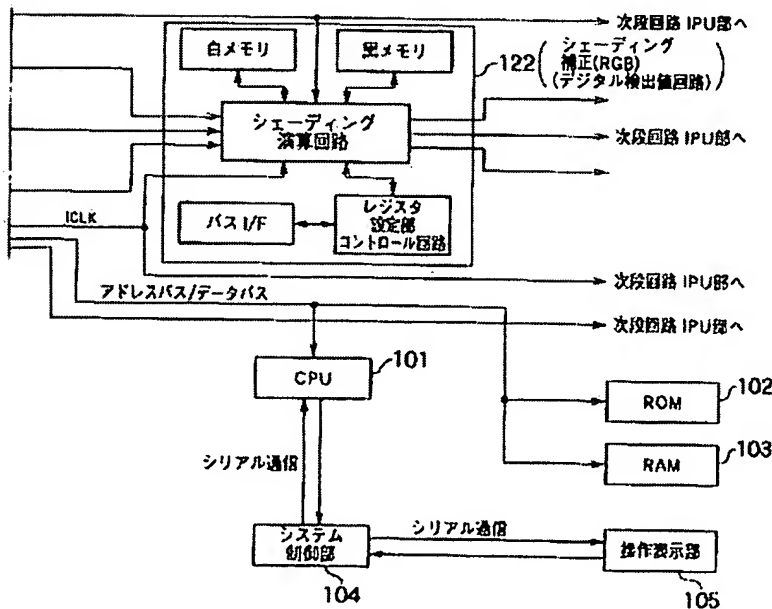
【図11】



【図12】



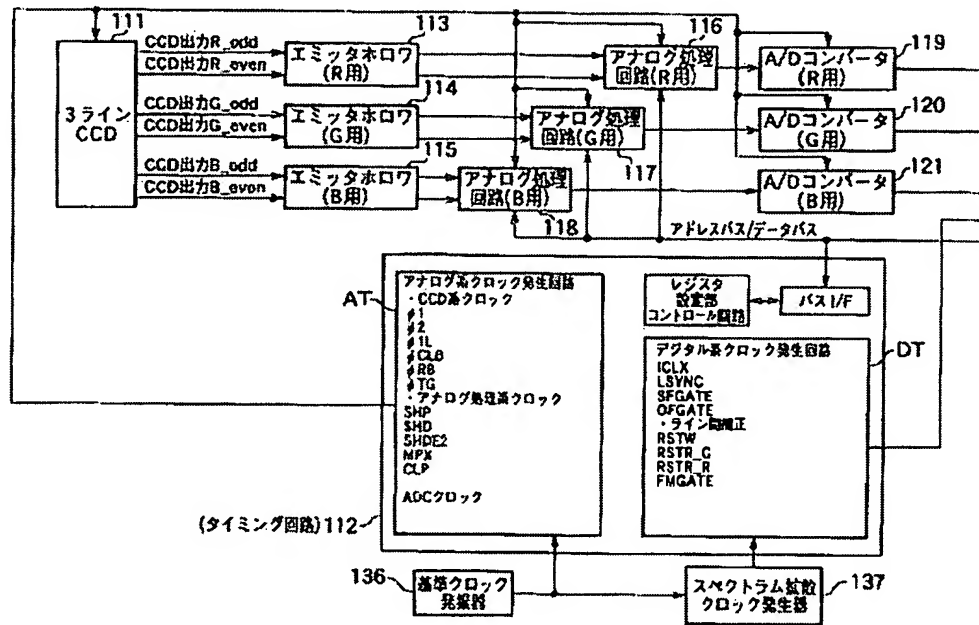
【図13】



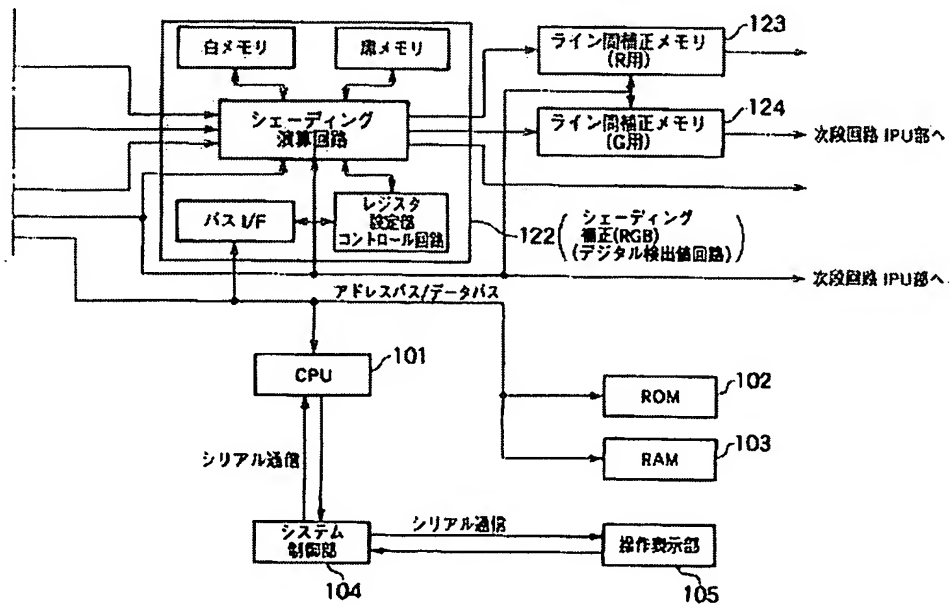
【図31】



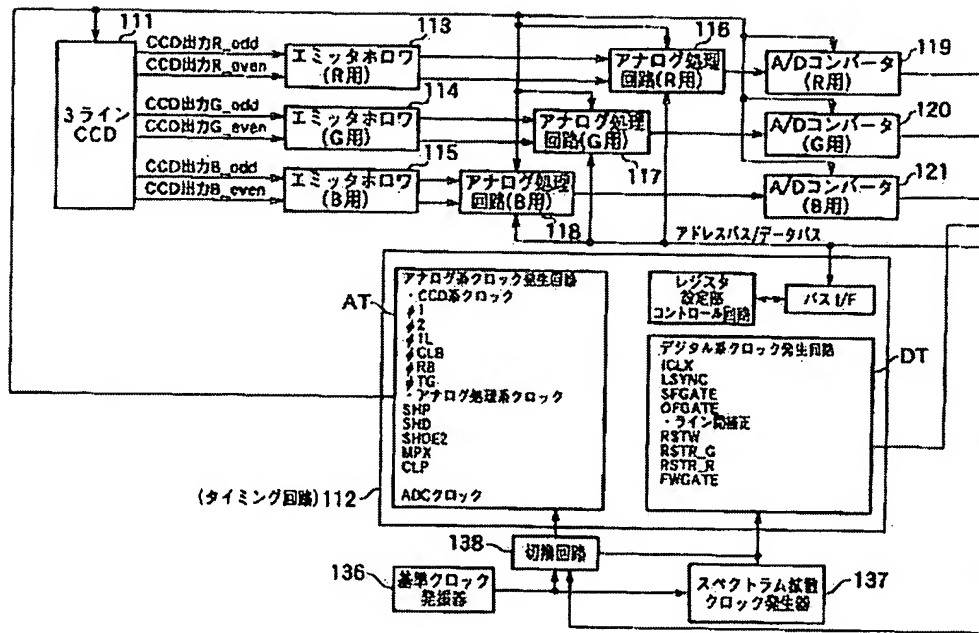
【図14】



【図15】



【図16】



【図17】

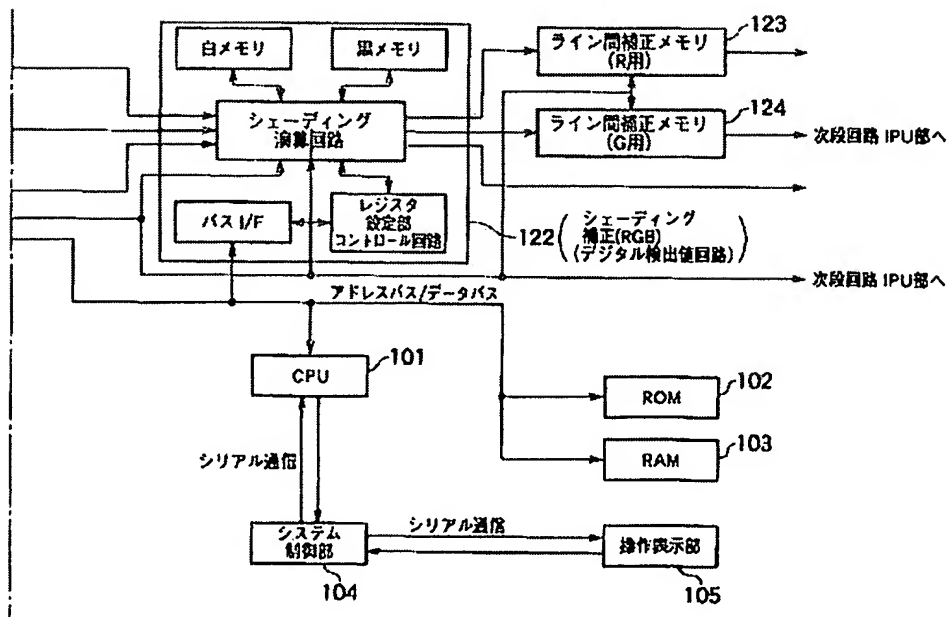
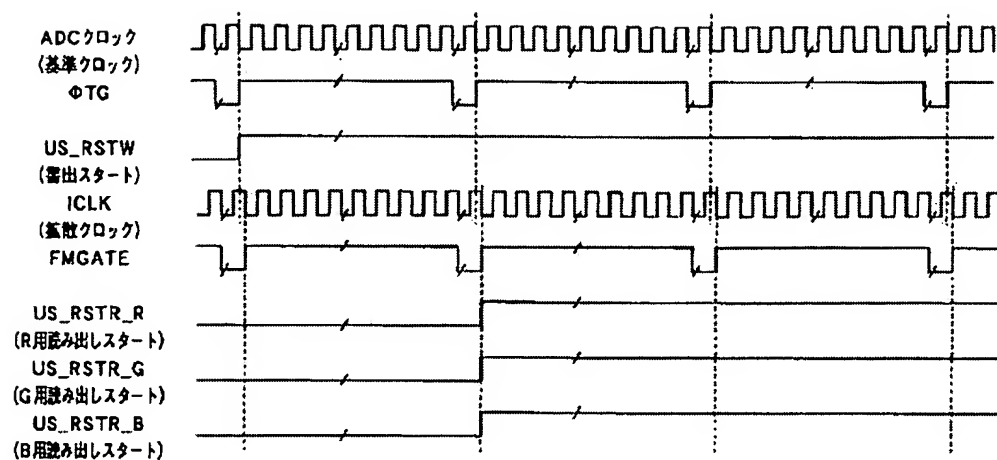


Figure 1 is a block diagram of a video camera system. The system includes a 3-line CCD (111) which outputs odd and even signals for Red (R), Green (G), and Blue (B) channels. These signals pass through emitter delay circuits (113, 114, 115) and then through analog processing circuits (116, 117, 118). The processed signals are then converted by A/D converters (119, 120, 121). A timing circuit (112) provides clock signals to the analog processing and A/D conversion stages. A digital clock generation circuit (DT) and a base clock generator (136) are also shown, along with a switching circuit (138) and a spectrum clock generator (137).

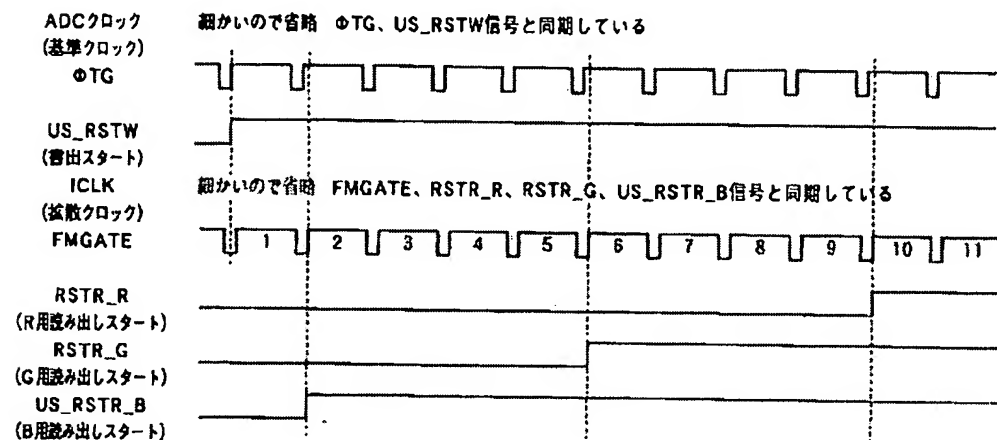
Figure 1 is a block diagram of a digital image processing system. The system includes a CPU (101) connected to a system control unit (104) via serial communication. The CPU is also connected to a bus (122) which links to a shading calculation circuit (140), a bus I/F (141), and a register setting/control loop (142). The shading calculation circuit (140) is connected to white memory (139) and black memory (140). It also outputs to a line interpolation correction memory (123) and a line interpolation correction memory (124). The bus (122) is connected to a ROM (102) and a RAM (103). The system control unit (104) is connected to an operation display unit (105) via serial communication. The shading calculation circuit (140) also outputs to a next-stage circuit (IPU) via a bus (122).

Figure 1 is a block diagram of the system architecture. It shows a 3-line CCD input on the left, connected to three pairs of output lines (R_odd, R_even; G_odd, G_even; B_odd, B_even). These are connected to three pairs of emitters (R, G, B) which feed into three analog processing circuits (113, 114, 115). These circuits output to three A/D converters (119, 120, 121). The A/D converters output to a bus system (116, 117, 118) which is connected to a central processing unit (112). The central unit contains an analog-to-digital conversion circuit (113), a digital-to-analog conversion circuit (114), and a timing circuit (115). The timing circuit is connected to a base clock generator (136) and a spectrum clock generator (137). The spectrum clock generator is connected to a bus system (116, 117, 118) which is connected to a bus system (116, 117, 118) which is connected to a bus system (116, 117, 118).

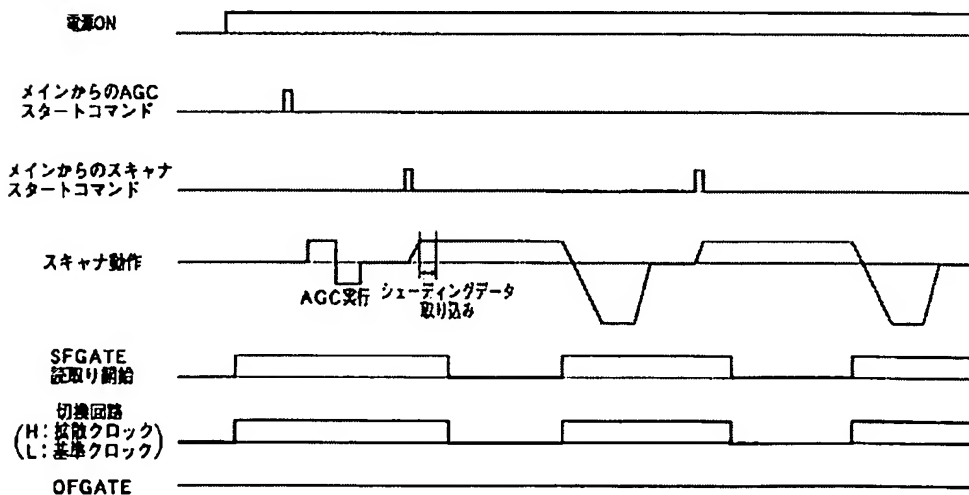
【図22】



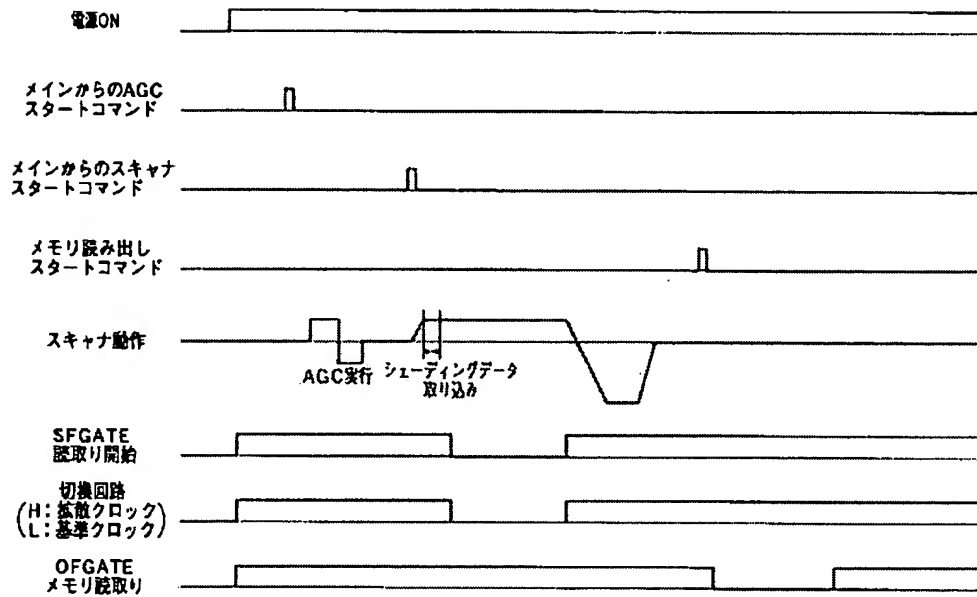
【図23】



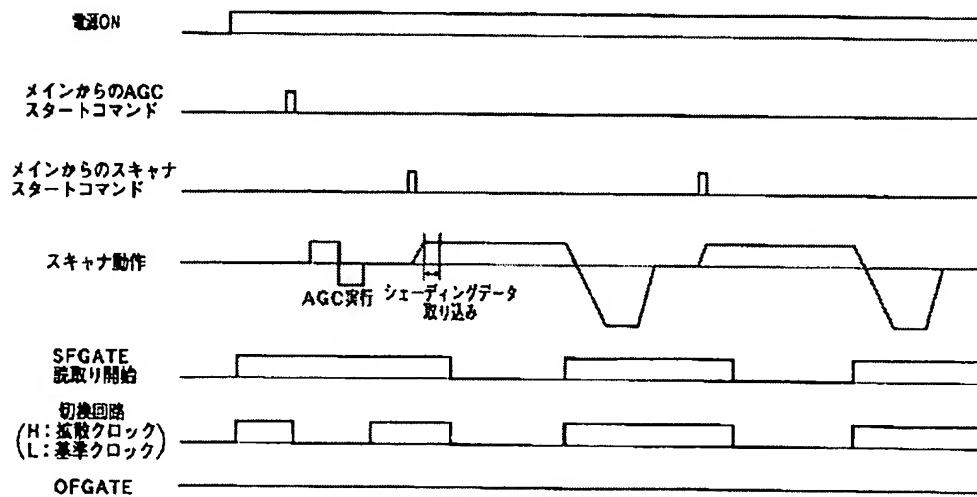
【図24】



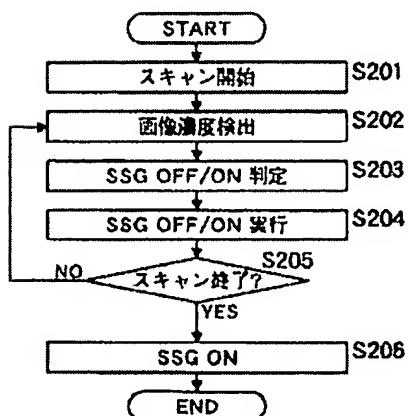
【図25】



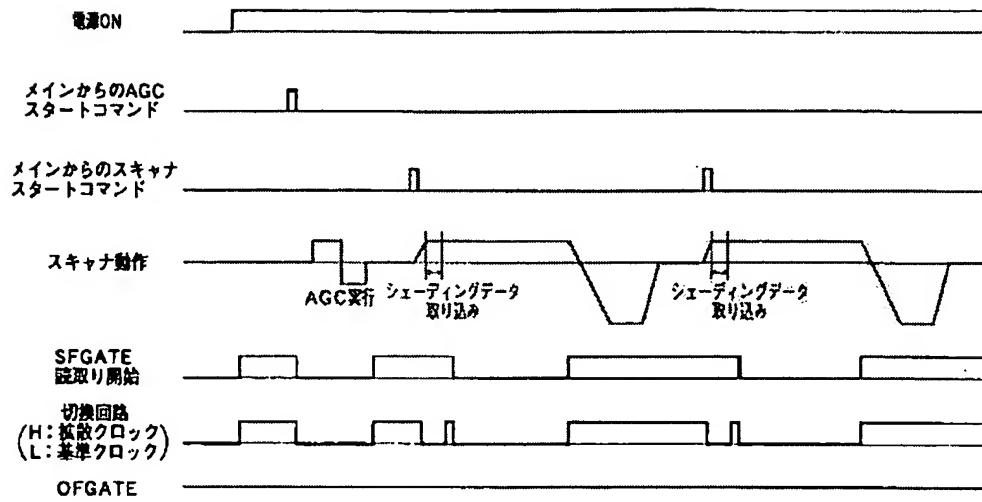
【図26】



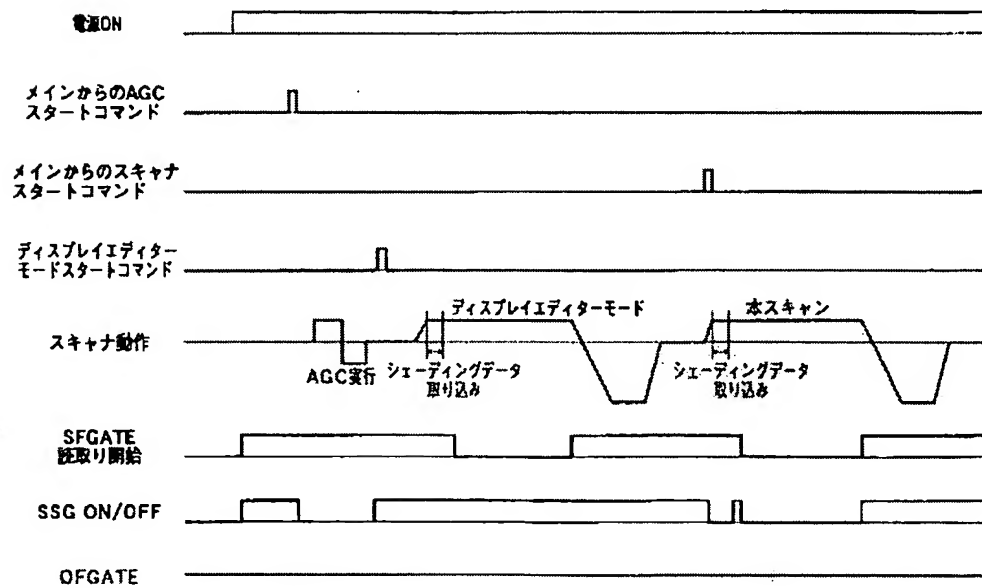
【図32】



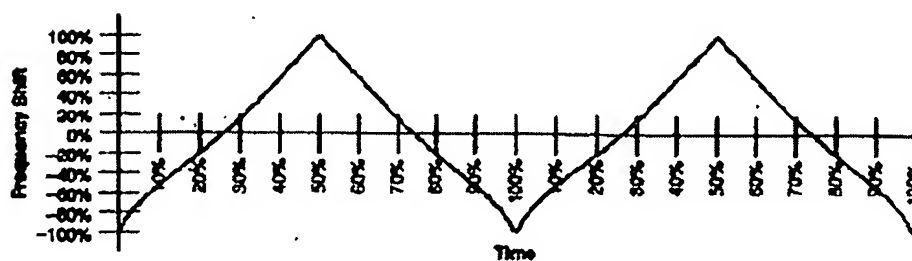
【図27】



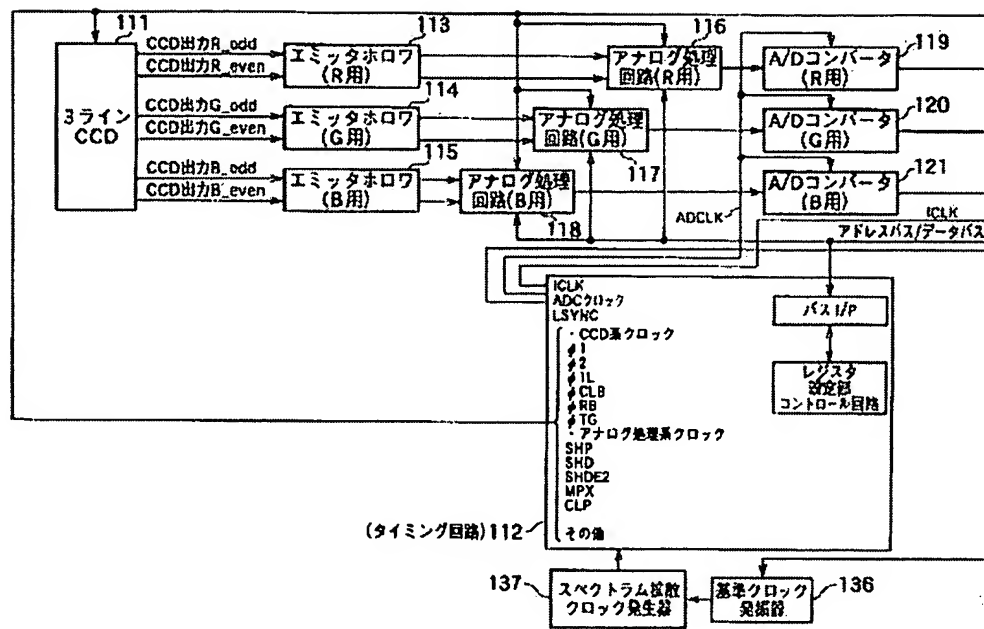
【図28】



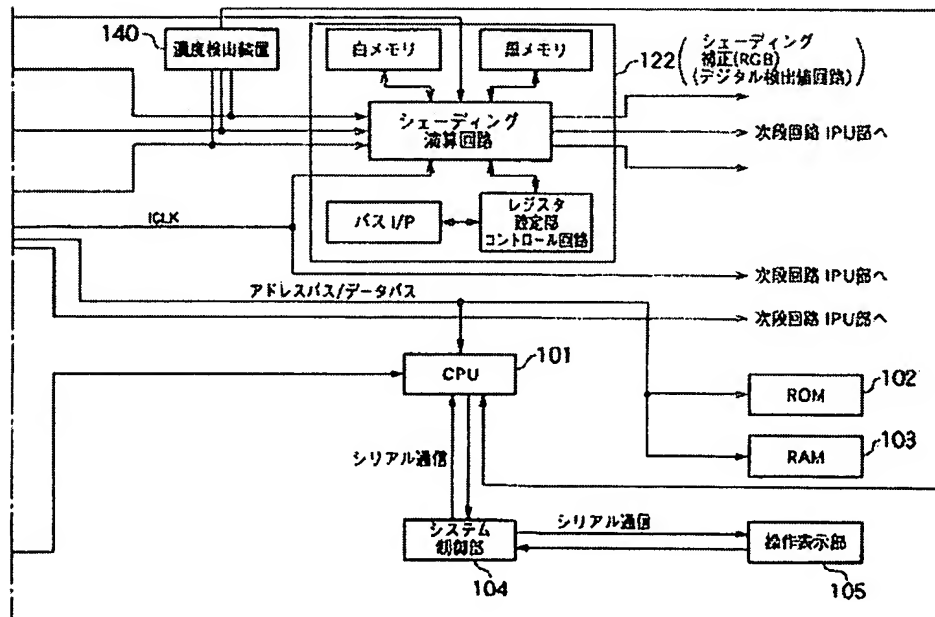
【図35】



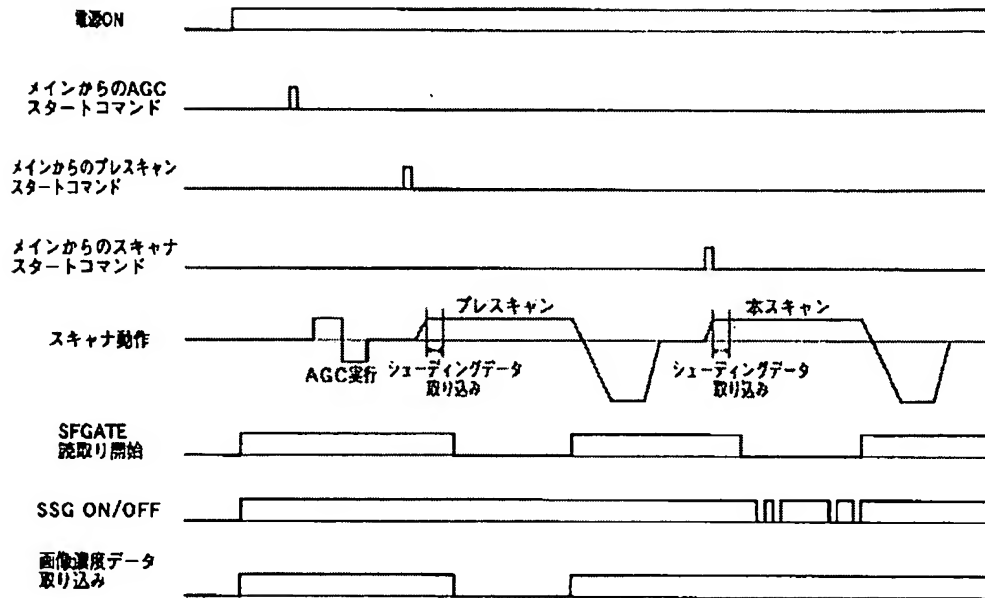
【図29】



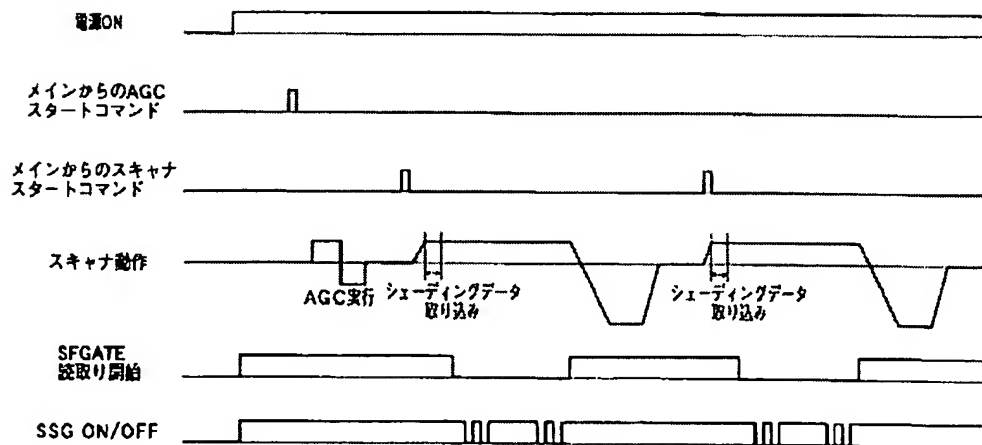
【図30】



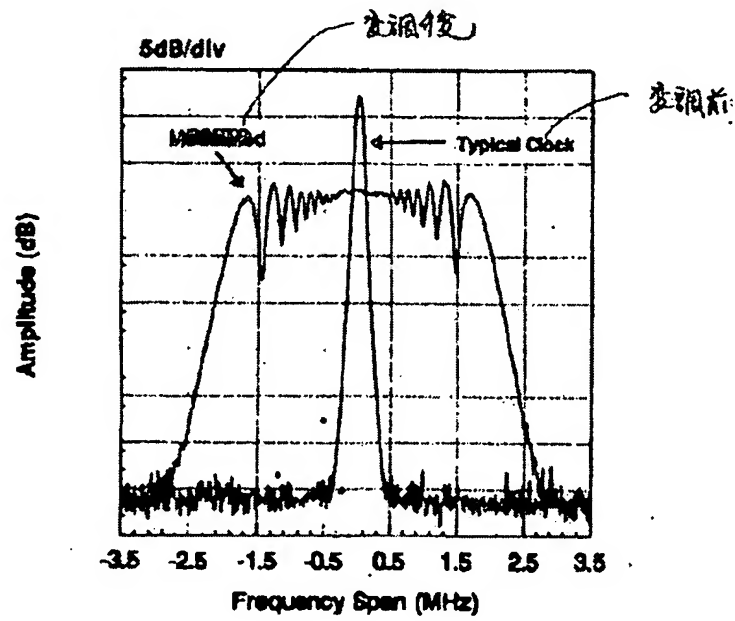
【図33】



【図34】



【図36】



フロントページの続き

Fターム(参考) 5C072 AA01 BA08 BA11 BA13 BA20
 CA02 DA12 EA05 FB08 FB12
 LA02 RA10 UA02 UA06 UA09
 UA11 UA12 WA04 XA01